



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

**FAKULTA ELEKTROTECHNIKY
A KOMUNIKAČNÍCH TECHNOLOGIÍ**

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV MIKROELEKTRONIKY

DEPARTMENT OF MICROELECTRONICS

**NÁVRH MĚŘICÍHO OBVODU SENZORU PLYNŮ PRO
MĚŘENÍ VELMI NÍZKÉHO LIMITU DETEKCE**

DESIGN OF MEASURING CIRCUITRY OF GAS SENSOR FOR VERY LOW LIMIT DETECTION
MEASUREMENT

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

Jan Zwiener

VEDOUCÍ PRÁCE

SUPERVISOR

doc. Ing. Jaromír Hubálek, Ph.D.

BRNO 2020

Bakalářská práce

bakalářský studijní program **Mikroelektronika a technologie**

Ústav mikroelektroniky

Student: Jan Zwiener

ID: 203388

Ročník: 3

Akademický rok: 2019/20

NÁZEV TÉMATU:

Návrh měřicího obvodu senzoru plynů pro měření velmi nízkého limitu detekce

POKYNY PRO VYPRACOVÁNÍ:

Fázově citlivý (Lock-in) zesilovač je velmi výkonný nástroj pro měření v senzorce, který silně potlačuje vliv řady interferencí a umožňuje měřit i pod hladinou šumu. Cílem práce je nastudovat funkci Lock-in zesilovače a provést reálné měření na chemorezistivním snímači plynů za pomoci laboratorního Lock-in zesilovače. Navrhněte a odsimulujte diskrétní řešení systému a realizujte funkční obvodové řešení na desce plošného spoje. Ověřte funkci na vhodném vzorku chemorezistivního snímače.

DOPORUČENÁ LITERATURA:

Podle doporučení vedoucího práce.

Termín zadání: 3.2.2020

Termín odevzdání: 8.6.2020

Vedoucí práce: doc. Ing. Jaromír Hubálek, Ph.D.

doc. Ing. Jiří Háze, Ph.D.
předseda rady studijního programu

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Práce se zabývá různými druhy rušení, které ovlivňují měření. Pomocí speciálního zařízení, nazývaného lock-in zesilovač, se tyto rušivé signály dokážou vyrušit, aby bylo možné měřit požadovaný signál, který je hluboce pod úrovní šumu. Toto zařízení je v práci popsáno a je zde vysvětlen princip jeho fungování. Práce se dále zabývá aplikací tohoto zařízení do přístroje umožňující měření velmi malých změn odporů. Přístroj je v práci rozebrán do několika funkčních bloků, přičemž je každý blok detailně popsán, pro pochopení jeho funkce v celkovém obvodu. Součástí práce je zhotovení navrhnutého zařízení a jeho praktické ověření, které je realizováno měřením přístroje.

KLÍČOVÁ SLOVA

Lock-in zesilovač, Malá změna odporu, AD630, Odolnost proti rušení, Detekce signálů pod úrovní šumu

ABSTRACT

This thesis deals with various types of noise that affect measurement. With a special device called a lock-in amplifier, these interfering signals can be cancelled out so that the desired signal is well below the noise level. This device is described in the thesis and explains the principle of its operation. The thesis also deals with the application of this device to the device allowing the measurement of very small changes in resistance. The device is described in several functional blocks, each block is described in detail, to understand its function in the overall circuit. Part of the thesis is the creation of the proposed device and its practical verification, which is realized by measuring the device.

KEYWORDS

Lock-in amplifier, Small resistance change, AD630, Noise resistance, Signal detection below noise level

ZWIENER, Jan. Návrh měřicího obvodu senzoru plynů pro měření velmi nízkého limitu detekce [online]. Brno, 2020 [cit. 2020-06-08]. Dostupné z: <https://www.vutbr.cz/studenti/zav-prace/detail/127067>. Bakalářská práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky. Vedoucí práce Jaromír Hubálek.

Prohlášení autora o původnosti díla

Jméno a příjmení studenta: *Jan Zwiener*

VUT ID studenta: *203388*

Typ práce: *Bakalářská práce*

Akademický rok: *2019/20*

Téma závěrečné práce: *Návrh měřicího obvodu senzoru plynů pro měření velmi nízkého limitu detekce*

Prohlašuji, že svou závěrečnou práci jsem vypracoval samostatně pod vedením vedoucí/ho závěrečné práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce. Jako autor uvedené závěrečné práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne: **08.06.2020**

.....
Podpis autora

PODĚKOVÁNÍ

Děkuji vedoucímu bakalářské práce doc. Ing. Jaromírovi Hubálkovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé bakalářské práce.

OBSAH

Úvod	1
1 Rušení	2
1.1 Způsob šíření.....	2
1.2 Elektronický šum	2
1.2.1 Tepelný šum.....	2
1.2.2 Schottkyho šum.....	3
1.2.3 Kmitavý šum.....	3
2 Analogové lock-in zesilovače	4
2.1 Základní části.....	4
2.1.1 Signální kanál	5
2.1.2 Referenční kanál	6
2.1.3 Koherentní demodulátor	6
2.1.4 Postdetekční kanál	7
2.2 Základní parametry	8
2.2.1 Dynamická rezerva	8
2.2.2 Kmitočtový rozsah.....	9
2.2.3 CMRR.....	9
2.2.4 Vstupní napěťový šum.....	9
2.2.5 Časové konstanty	10
3 Integrovaný obvod AD630	11
4 Měření profesionálním lock-in zesilovačem	13
4.1 Měření teplotního součinitele odporu	13
4.2 Měření vnitřního oscilátoru	15
5 Návrh měřicího přístroje	16
5.1 Základní části.....	16
5.1.1 Sinusový generátor	17
5.1.2 Vstupní dělič	18
5.1.3 Vstupní filtr.....	19
5.1.4 Lock-in zesilovač.....	22

5.1.5	Dolní propust	24
5.1.6	AD převodník	25
5.1.7	DA převodník	25
5.1.8	Automatické vyrovnaní můstku.....	27
5.1.9	Napájení	31
5.1.10	Mikrokontrolér.....	32
5.2	Komunikace	34
5.2.1	Sběrnice SPI.....	34
5.2.2	Sběrnice I2C	35
6	Měření obvodu	36
6.1	Sinusový generátor	36
6.2	Vstupní dělič	36
6.3	Lock-in zesilovač	37
6.4	Měření změny odporu	40
7	Závěr	43
	Literatura	44
	Seznam symbolů, veličin a zkratk	46
	Seznam obrázků	46
	Seznam tabulek	48
A	Návrh zařízení	49
A.1	Obvodové řešení analogové části obvodu	49
A.2	Deska plošného spoje analogové části obvodu – top (strana součástek) ..	50
A.3	Deska plošného spoje analogové části obvodu – bottom (strana spojů). ..	51
A.4	Osazovací plán analogové části obvodu	52
A.5	Obvodové řešení digitální části obvodu.....	53
A.6	Deska plošného spoje digitální části obvodu – top (strana součástek) ...	54
A.7	Deska plošného spoje digitální části obvodu – bottom (strana spojů)....	54
A.8	Osazovací plán digitální části obvodu	56
B	Seznam součástek	57
B.1	Analogová část.....	57
B.2	Digitální část	59

ÚVOD

Tento dokument se zabývá problematikou nežádoucího rušení objevujícího se náhodně na elektrických zařízeních a možností odfiltrování těchto signálů za účelem měření a rekonstrukce velmi slabých signálů za použití principu lock-in zesilovače.

Práce spadá do kategorie měřicích přístrojů, jelikož hlavní náplní je zkoumání příčin rušení a šumů vyskytujících se na elektrických přístrojích. Za účelem jejich odstranění pro umožnění měření i velmi slabých signálů, které by vlivem rušení pro běžné měřicí prostředky zanikly a nebylo by možné je změřit. Pro tyto účely byly vyvinuty speciální měřicí přístroje pracující na unikátním principu, které se nazývají lock-in zesilovače. Na základě tohoto přístroje je v práci navrhnut obvod pro měření velmi malých změn odporů, který nachází svoje uplatnění při měření pomocí odporových senzorů.

Práce se v první kapitole zabývá vznikem, šířením a různými druhy rušení, které jsou důležité pro elektrotechniku. V následující části se dokument věnuje funkčnímu principu a řešení lock-in zesilovače s výčtem jeho parametrů. Třetí kapitola se zabývá integrovaným obvodem AD630, který lze použít pro konstrukci lock-in zesilovače. Následuje praktické měření na profesionálním lock-in zesilovači a dále samotný návrh přístroje, který je postaven na totožném principu a je upraven, tak aby byl schopný zachytit malé změny odporu v senzorech. Poslední kapitola obsahuje praktické ověření navrhnutého obvodu.

1 RUŠENÍ

Jeden z velkých problémů v elektrotechnice představují rušivé signály, které se přenášejí do různých obvodů, kde mohou způsobovat chyby ve funkčnosti zařízení nebo nám ovlivňují měřená data při velmi malých hodnotách. Především při měření velmi nízkých úrovní signálu se stává, že měřený signál je menší než rušivé signály, které se do obvodu dostaly nebo byly obvodem náhodně generovány. Touto problematikou se zabývá elektromagnetická kompatibilita EMC. [1]

1.1 Způsob šíření

Rušení se do obvodu dostává dvojím způsobem. [2]

První způsob představuje šíření vyzařování. Tento způsob postihuje veškeré elektrotechnické zařízení a je způsoben elektromagnetickými vlnami, které jsou generovány z přírodních zdrojů nebo z okolních zařízení. Účinnou ochranou proti tomuto rušení je použití stínící vrstvy, která obklopuje zařízení ze všech stran a je připojena k zemnicí sorce. Elektromagnetické rušení se odrazí nebo zachytí ve stínícím krytu, odkud je zkratováno proti zemi a nepronikne až ke choulostivému obvodu.

Druhý způsob využívá přímé vedení, kde se objevují rušivé proudy, které mohou mít stejné nežádoucí účinky jako při rušení elektromagnetickým polem. Většinou se šíří díky nežádoucím vlastnostem na vedení. Pomocí kapacitní, induktivní nebo galvanické vazby se tento typ rušení může šířit skrz různé vodiče a mezi různými zařízeními, které mají alespoň některou z výše uvedených vazeb.

1.2 Elektronický šum

Ani v případě dokonalého odstínění vůči elektromagnetickým vlnám a zabráněním jakéhokoli šíření rušení po vedení se rušivým signálům nevyhneme. Důvodem je existence rušení, které se generuje přímo v obvodu, aniž by byla způsobena nějaká návrhová chyba.

V případě digitálních obvodů může být šum, jakožto zcela náhodná veličina, úmyslně použit pro generování náhodné informace, kterou digitální technika nedovede pomocí algoritmů dokonale zajisti a objevují se sekvence posloupností nebo matematicky předpokládané hodnoty. Šum je použit jako vstupní náhodná veličina, která prochází analogovým obvodem. Součástí obvodu obvykle bývá tvarovač, který šum v jeho stření hodnotě tvaruje, čímž se získají náhodné impulzy. Tyto impulzy jsou již zpracovány digitálními obvody a souží jako náhodná veličina pro generování náhodných čísel. [3]

1.2.1 Tepelný šum

Vzniká náhodným tepelným pohybem nabitých částic, převážně elektronů uvnitř atomové mřížky veškerých vodičů nebo polovodičů. Tento fakt má za následek, že jakékoli zařízení, které má vyšší teplotu, než je absolutní nula, je zdrojem rušení. Takto

vyzařovaný šum bývá označován jako bílý šum, jelikož svým frekvenčním pásmem zasahuje do celého spektra, tak jako bílé světlo. [3]

1.2.2 Schottkyho šum

Jiným názvem se označuje jako výstřelkový šum. Jedná se o šum způsobený prudkými změnami proudu v obvodu, které bývají způsobené spínáním určitých částí obvodu. Jako příklad lze uvést klopné obvody a jiné druhy převážně digitálních obvodů nebo obvodů pracujících na digitální bázi s rozlišováním jen dvou úrovní, které se mění ve velmi krátkém čase. Toto sepnutí způsobí náhlou vlnu elektronů, která se šíří obvodem a tím vzniká rušení podobné rázové vlně v akustice. [3]

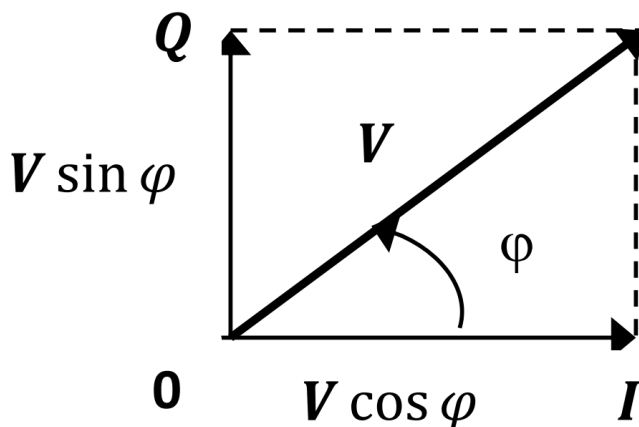
1.2.3 Kmitavý šum

Označován také jako růžový šum nebo $1/f$. Výkonová hustota je rovna převrácené hodnotě frekvence, tedy s rostoucí frekvencí se výkonová hustota šumu zmenšuje. Obecná teorie vzniku kmitavého šumu je stále ve výzkumu. Jedním z generátorů kmitavého šumu jsou polovodičové materiály. Kmitavý šum může také vzniknout z bílého šumu, který přešel přes dolní propust. [4]

2 ANALOGOVÉ LOCK-IN ZESILOVAČE

Lock-in zesilovač, jak již název napovídá pracuje na principu uzamčení měřeného signálu s referenčním o stejné frekvenci, čím umožňuje měřit velmi slabé střídavé signály hluboce pod úrovní šumu. Lock-in zesilovač je schopen zesílit pouze signál s přesně danou frekvencí, která je shodná s frekvencí referenčního signálu. Lze říci, že se jedná o velmi kvalitní pásmovou propust, která by se bez základního principu lock-in zesilovače nedala dosáhnout. [5]

Pokud vstupní referenční a měřený signál nesou fázově posunutý na výstupu lock-in zesilovače lze měřit velikost reálné složky měřeného signálu I . Při fázovém posunutí referenčního signálu oproti měřenému o 90° získáme na výstupu lock-in zesilovače imaginární složku měřeného signálu Q . Z hodnot I a Q jsme již schopni matematicky vyjádřit velikost amplitudy měřeného signálu a jeho fázový posun od referenčního signálu. [6]



Obrázek 2.1 Rozkreslení fázoru měřeného signálu V [7]

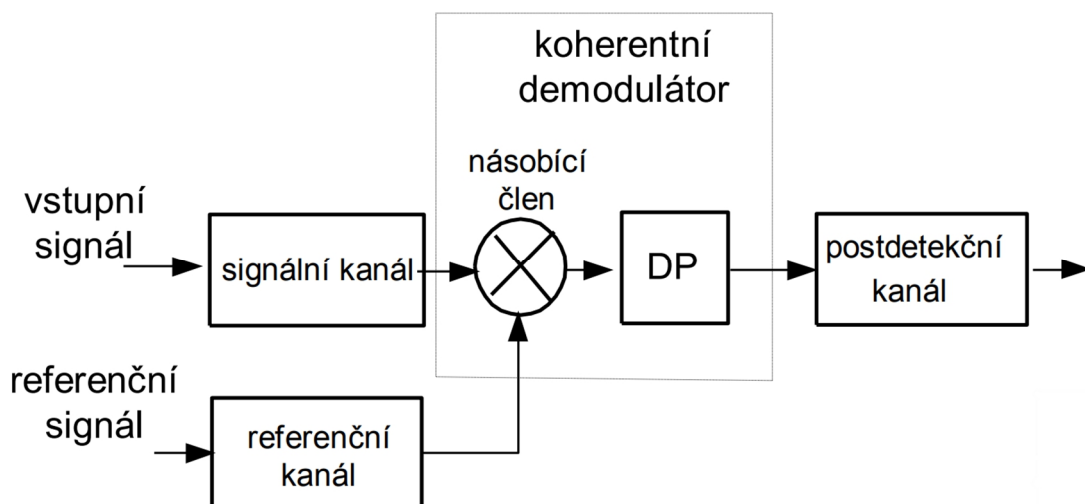
Z obr. 2.1 lze pomocí Pythagorovy věty a goniometrických funkcí vyjádřit amplitudu V měřeného signálu a jeho fázový posun φ od referenčního signálu.

$$V = \sqrt{I^2 + Q^2} \quad (1.1)$$

$$\varphi = \arctan\left(\frac{Q}{I}\right) \quad (1.2)$$

2.1 Základní části

Lock-in zesilovače se skládají ze stejných funkčních částí, které lze znázornit v blokovém schématu na obr. 2.2. Konkrétní řešení jednotlivých funkčních bloků se liší podle návrhu, který je ovlivněn požadovanými vlastnostmi a cenou výsledného zařízení.



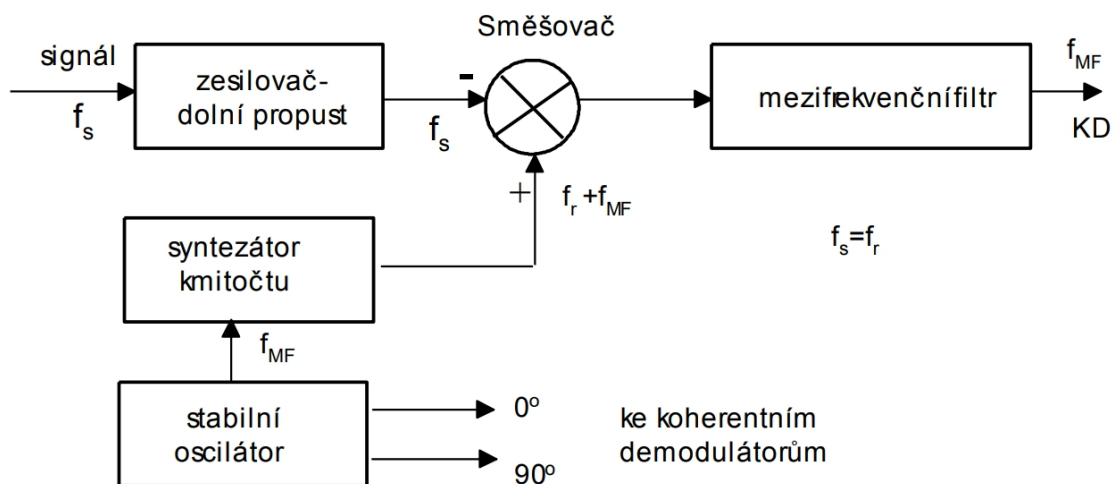
Obrázek 2.2 Blokové schéma analogového lock-in zesilovače [7]

2.1.1 Signální kanál

Jinými slovy předdetekční zpracování signálu, které má za úkol zesílit měřený signál a tím dosáhnout požadovaného poměru mezi měřeným signálem a rušením, které vzniká na koherentním demodulátoru (KD) a postdetekčním kanálu. [7]

Součástí předdetekčního zpracování signálu se často využívají i filtry pro zmenšení šířky pásma vstupního signálu. Nejjednodušší filtry pracují na principu pásmové zadržky, kdy se nejčastěji filtruje síťová frekvence 50 Hz (případně její násobky), aby se odstranil nejvýznamnější zdroj rušení, který bývá obvykle přítomen. [8]

Ideálním řešením filtrace signálového kanálu by byla velmi kvalitní pásmová propust s kmitočtem shodným s referenčním signálem. Tady však narážíme na problém s přeladitelností tohoto filtru spojenou s frekvenčním rozsahem daného měřicího přístroje, který by bylo možné použít pouze na jedinou frekvenci. Hlavní problém při přeladování filtru je v zachování jeho ostatních parametrů, nelze měnit pouze jednu součástku, ale musely by se přepočítat a upravit i další prvky v pásmové propusti. Z tohoto důvodu se v náročných aplikacích může použít heterodynní filtrace. [7]



Obrázek 2.3 Heterodynní filtrace [7]

Obrovskou výhodou je používání pevně daného kmitočtu f_{MF} , který je generován stabilním oscilátorem a dále je distribuován jednak do koherentního demodulátoru a také do syntezátoru kmitočtu, kde je sečten s referenčním signálem, jehož frekvenci si můžeme libovolně nastavit. Zesílený a vyfiltrovaný signál f_s se dostává do směšovače, kde se odečítá od signálu $f_r + f_{MF}$, a výsledkem je signál o frekvenci f_{MF} , který nese informace vstupního signálu, ale má vždy přesně daný pevný kmitočet, na který je naladen mezifrekvenční filtr. [7]

2.1.2 Referenční kanál

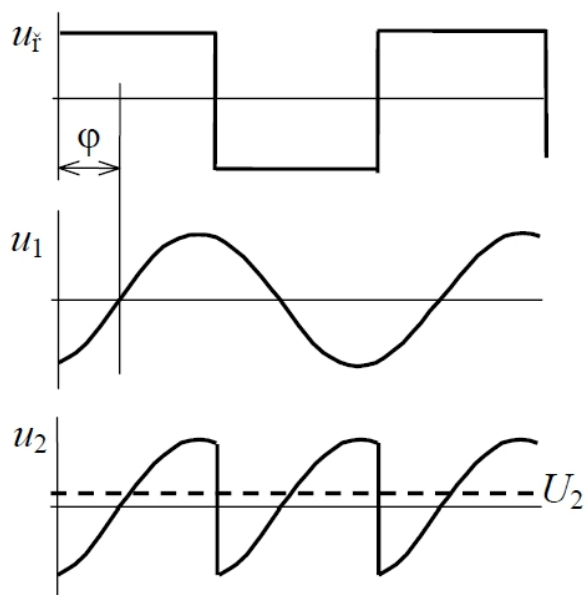
Do referenčního kanálu je přiveden signál o stejném kmitočtu, jako má měřený signál, který hledáme ve vstupním signálu. Referenční signál určuje, kdy má koherentní demodulátor násobit $+1$ nebo -1 , případně jiné hodnoty dle zesílení KD, proto je velmi důležité, aby referenční kanál obsahoval tvarovače signálu, které zabezpečí překlápění mezi dvěma stavy, co nejpresněji a nejrychleji. [8]

Pro měření imaginární hodnoty měřeného signálu musí být referenční signál posunut o 90° , což je také součástí referenčního kanálu. [7] Nejjednodušším řešením je použít RC články, které posunují fázi. Další alternativa spočívá v generování dvou signálů, kterou jsou od sebe posunuty o 90° . Experimentálním řešením by bylo na vstup referenčního signálu, který by mohl mít tvar pouze sinusovky, připojit napětím řízený zesilovač, který by svoje zesílení upravoval tak, aby na jeho výstupu byla vždy stejná hodnota amplitudy. Z takového výstupu by pomocí offsetu v tvarovači šel udělat fázový posun 90° .

2.1.3 Koherentní demodulátor

Jedná se o základní prvek lock-in zesilovače, který má dva vstupy a jeden výstup. Bývá tvořen analogovou násobičkou, nebo častěji spínač, který pracuje v rytmu referenčního signálu. Koherentní demodulátor KD zajišťuje propustnost jen velmi úzkého frekvenčního pásma, tyto signály jsou na výstupu charakterizovány jako stejnosměrné složky, vlivem neideálního KD se na výstupu objevují i vyšší harmonické signály

z referenčního signálu, které je nutné odfiltrovat dolní propustí. [8]



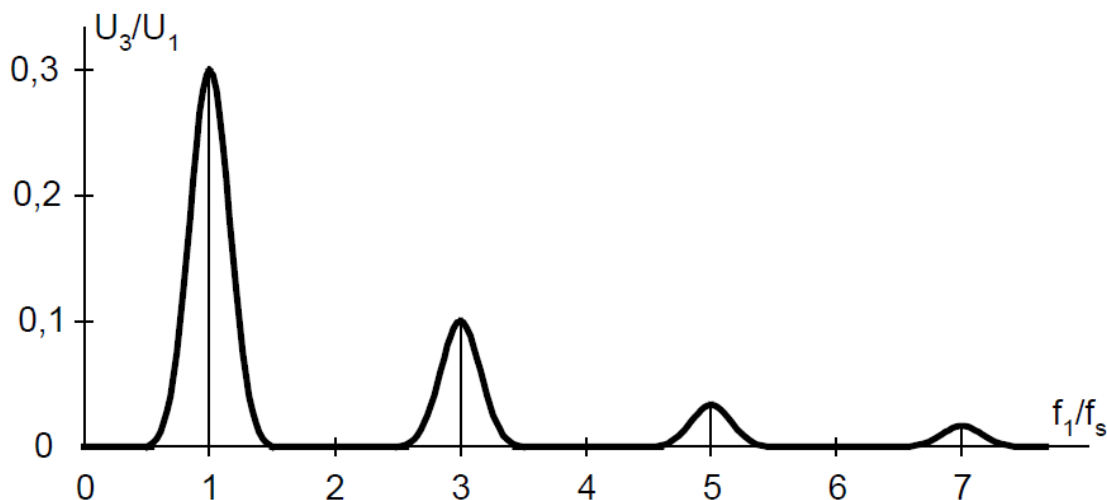
Obrázek 2.4 Časové průběhy napětí na koherentním demodulátoru [8]

Na obr. 1.4 je zobrazen průběh napětí v čase, kde u_r je napětí na vstupu do koherentního demodulátoru od referenčního kanálu, u_1 je druhý vstup do koherentního demodulátoru od signálového kanálu, u_2 je výstupní napětí, které vzniká násobením $+1$ nebo -1 vstupního signálu podle polaridy řídicího napětí. Napětí U_2 je poté hodnota na výstupu z dolní propusti, kde je výstupní napětí filtrováno.

2.1.4 Postdetekční kanál

Zajišťuje potlačení vyšších harmonických složek, které jsou lichými násobky frekvence referenčního signálu.

Na obr. 1.5 na ose x je vyneseno poměr mezi frekvencí vstupující do obvodu f_l a frekvencí hledaného signálu f_s , nastavenou na referenčním signálu. U_3/U_1 je poměr mezi výstupním a vstupním napětím neboli napěťový přenos. Velikost přenosu se liší v závislosti na použitém KD, nejčastější hodnota je 1 u řízených usměrňovačů nebo libovolná hodnota u analogových násobiček. Vždy platí, že liché násobky referenčního signálu se snižují vždy o $1/N$ první harmonické, kde N je pořadí vyšší harmonické. [8]



Obrázek 2.5 Přenosová charakteristika reálného koherentního demodulátoru [8]

Z důvodu výskytu vyšších harmonických složek se na výstup KD přidává filtr typu dolní propust, který tyto nežádoucí složky dokáže odstranit. Zde je důležité uvažovat nad správně zvolenou časovou konstantou dolní propusti τ , tak abychom zvolili správný kompromis mezi účinnou filtrací st složek a dobrou dynamikou měřicího zařízení. Při skokové změně měřeného signálu se výstupní signál ustálí na přibližnou hodnotu za dobu 3 až 5 τ . [9]

Pro náročné aplikace lze využít vzorkovací obvod jako dolní propust, kdy je přes rezistor a spínač připojen kondenzátor. Druhý konec rezistoru je zapojen na výstup KD a jelikož známe průběh požadovaného signálu, jsme schopni spínat kondenzátor v maximální hodnotě referenčního signálu a tím i maximální hodnotě měřeného signálu. Toto řešení zajišťuje kvalitní potlačení vyšších harmonických signálů se zachováním rychlé reakce na skokové změny. [7]

2.2 Základní parametry

Abychom mohli lock-in zesilovače spolu porovnávat a zjistit jaký lock-in zesilovač by byl vhodný pro požadovanou konkrétní aplikaci je dobré sledovat základní parametry, ze kterých odvodíme, zda daný lock-in zesilovač lze použít pro požadované měření.

2.2.1 Dynamická rezerva

Určuje, jak moc může být měřený signál utopen pod hranicí šumu, aniž by šum měl vliv na výsledky měření. [7]

Jedná se o maximální hodnotu napětí rušivého signálu na vstupu, která na výstupu nepřekročí nejmenší dovolenou chybu. Udává se v násobcích vstupního užitečného signálu potřebného pro plnou výchylku. Je požadována co největší hodnota dynamické rezervy. [7]

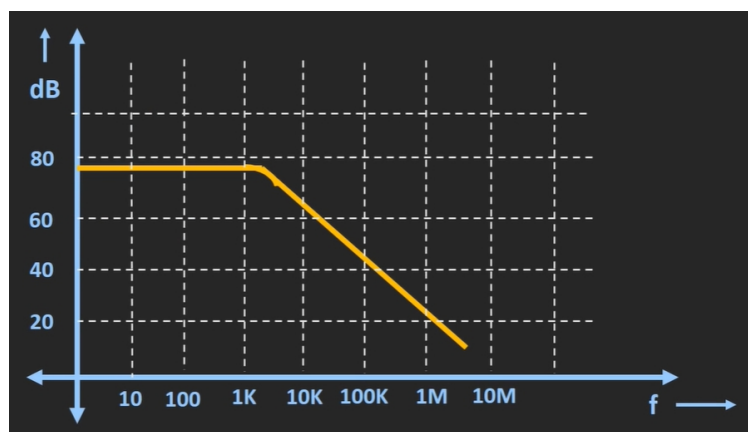
2.2.2 Kmitočtový rozsah

Určuje, pro jaké kmitočtové pásmo lze daný měřicí přístroj použít. Lock-in zesilovač, který má velký kmitočtový rozsah, je dobrý na univerzální měření, při nichž se objevují požadavky na měření různých frekvencí měřeného signálu. Nevýhodou takového univerzálního lock-in zesilovače jsou obvykle horší vlastnosti nebo vysoká cena, která je dána složitostí a drahými součástkami pro vyřešení velké šířky pásma. Další alternativou je lock-in zesilovač, u kterého není požadována frekvenční variabilita a lze tedy jednoduše, tím pádem i levně přizpůsobit na velmi úzké frekvenční pásmo, ve kterém bude pracovat. Takto specializovaný lock-in zesilovač má výhodu ve velmi kvalitním naladění, ale obrovskou nevýhodou je nemožnost použití na jiné aplikace, které by vyžadovaly jinou frekvenci, než na kterou je lock-in zesilovač již z výroby naladěn.

2.2.3 CMRR

Činitel potlačení souhlasného signálu se uplatňuje především u operačních zesilovačů (OZ), které bývají často použity u signálových a postdetekčních kanálů. V případě, že KD pracuje na principu analogové násobičky (AD630), která je realizována OZ i zde se projevuje CMRR. [10]

V případě, že je na vstupy OZ přivedeno souhlasné napětí, tak bychom za ideálních podmínek předpokládali, že na výstupu bude nulové napětí. U reálných operačních zesilovačů je zesilováno i souhlasné napětí, které se objeví na výstupu. Činitel potlačení souhlasného signálu určuje míru potlačení tohoto souhlasného signálu a bývá udáván v dB a s rostoucí frekvencí se snižuje. Požadujeme, co nejvyšší hodnotu CMRR. [11]



Obrázek 2.6 Závislost potlačení souhlasného signálu na frekvenci u OZ [11]

2.2.4 Vstupní napěťový šum

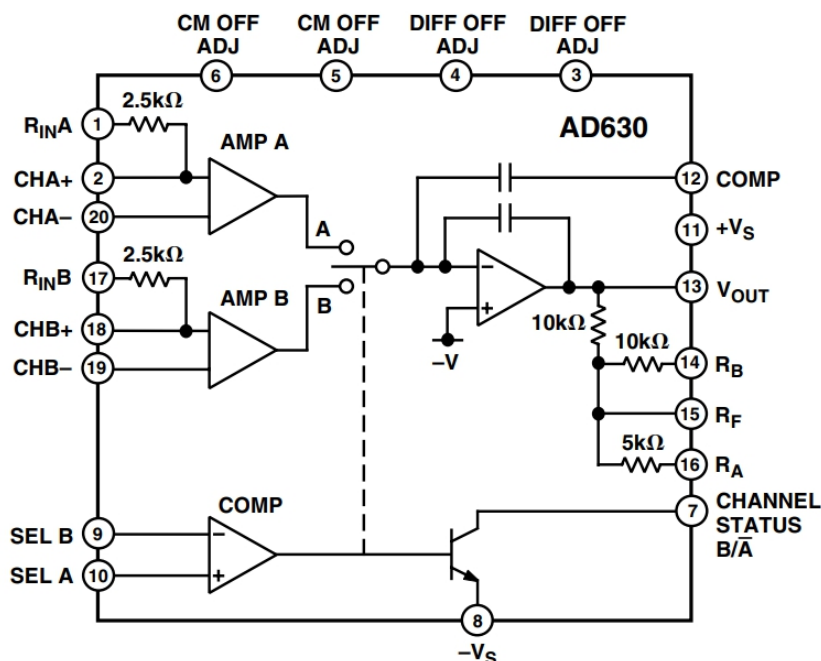
Určuje velikost šumového napětí na vstupu lock-in zesilovače. V hodnotě vstupního napěťového šumu jsou zahrnuty elektronické šумы, které jsou generovány lock-in zesilovačem. Především se zde projevuje tepelný, Schottkyho a kmitavý šum. Jelikož šum na vstupu přímo ovlivňuje měření, je požadována co nejmenší hodnota. [12]

2.2.5 Časové konstanty

Tento parametr udává možnost přizpůsobení dolní propusti na výstupu v postdetekčním kanálu. Velká hodnota časové konstanty nám zajistí přesné měření, ale má velmi špatné reakční časy na dynamické změny v měřeném obvodu, které nedokáže zachytit. Naopak krátká časová konstanta zajistí rychlou reakci na změnu měřeného signálu, ale není schopna tak kvalitního vyfiltrování a tím měření přesné hodnoty jako v předchozím případě. [8]

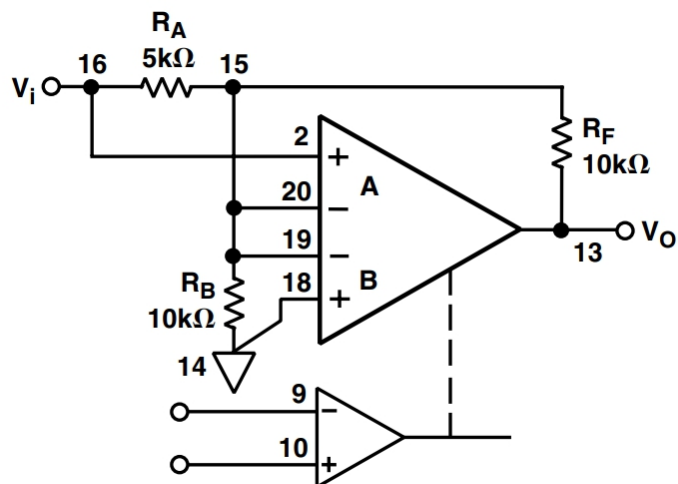
3 INTEGROVANÝ OBVOD AD630

Součástka vyráběná firmou Analog devices, která má 20 vývodů. Jedná se o vybalancovaný modulátor/demodulátor, který se svými vlastnostmi hodí pro návrh lock-in zesilovače. Lze měřit signály více než 100 dB pod úrovní šumu. Rychlost přeběhu je $45 \text{ V}/\mu\text{s}$. Integrovaný obvod má 2 vstupní kanály mezi nimiž lze přepínat a vzájemný přeslech mezi kanály je -120 dB. Obvod má zabudovaný tvarovač signálu, který je realizován OZ bez zpětné vazby, což zajišťuje velmi strmou převodní charakteristiku. Výstup z tvarovače určuje, jaký z kanálu (A nebo B) bude přiveden na výstup. Pomocí trimru zapojeného mezi piny 3, 4 a 8 lze přesně vynulovat offset mezi kanály, což je potřeba pouze u nejnáročnějších aplikací, jelikož je integrovaný obvod laserově trimován již při výrobě. Pomocí pinu 7 lze číst informaci jaký z kanálů je právě používán, jelikož je připojen na kolektor tranzistoru, jehož báze je připojena na výstup z tvarovače, který řídí výběr kanálu. [10]



Obrázek 3.1 Funkční blokové schéma obvodu AD630 [10]

OZ na vstupech kanálu A, B lze zapojit do invertujícího a druhý do neinvertujícího zapojen, čímž se na výstupu těchto OZ bude lišit fáze přesně o 180° . V chápání OZ jako analogové násobičky na výstupech dostáváme napětí s opačným znaménkem, tedy jeden kanál násobí kladným a druhý záporným číslem. Vhodnou volbou odporů ve zpětných vazbách OZ se docílí stejného absolutního zesílení, tedy násobení stejným číslem, ale s opačným znaménkem. Pro účely nastavení správné zpětné vazby lze využít odporů zabudovaných přímo v integrovaném obvodu, kde by výsledné zesílení bylo ± 2 . [10]



Obrázek 3.2 Zapojení AD630 pro dosažení symetrického zesílení ± 2 [10]

Na obr. 3.1 je vidět, že z IO existuje přímé vyvedení všech potřebných bodů v zapojení, abychom byli schopni nepoužívat odpory předpřipravené výrobcem, ale mohli si odpory libovolně zvolit a tím si nastavit libovolné zesílení dle konkrétních požadavků. Musíme zohlednit maximální zesílení udávané výrobcem, které s rostoucí frekvencí klesá. Při výpočtu je potřeba se řídit vzorcem 3.1 pro výpočet zesílení v kanálu A a vzorcem 3.2 pro výpočet zesílení kanálu B, zároveň zajisti, aby se absolutní hodnoty zesílení rovnaly. [10]

$$A_u = -\frac{R_F}{R_A} \quad (3.1)$$

$$A_u = 1 + \frac{R_F}{R_B} \quad (3.2)$$

Aby bylo možné řídit výběr kanálu koherentního demodulátoru pouze jedním vodičem na základě jeho napětí, je vhodné jeden ze vstupů (9 nebo 10) od operačního zesilovače (označovaného jako tvarovač) zkratovat se zemí. Tímto krokem se zajistí, výběr referenční hodnoty napětí, při které se komparátor bude překlápět, čímž bude měnit aktuální vybraný kanál. [10]

4 MĚŘENÍ PROFESIONÁLNÍM LOCK-IN ZESILOVAČEM

Měření probíhalo na lock-in zesilovači od firmy Stanford research systém na modelu SR830. Měřicí přístroj je vybaven jedním vstupním kanálem s možností volby napěťového, proudového nebo rozdílového napěťového vstupu. Je vybaven dvěma výstupními kanály, které jsou v pevném rozestupu 90 °. Lze tedy zobrazit reálnou X a imaginární Y složku, nebo pomocí matematických úprav z prvního kanálu získat velikost fázoru R a z druhého kanálu fázový posun θ . V pravé části zařízení je umístěno ovládání vnitřního osciloskopu, který kmitá od 1 mHz až do 100 kHz s možností nastavit fázový posun a amplitudu výstupního signálu. [13]

Při měření je nutné hlídat maximální hodnotu výstupu, který se při překročení nastavené citlivosti dostane do saturace. Změřené hodnoty saturace (tzn. hodnoty výstupu, kdy hodnota nabyla maxima nebo minima) byly 10,951 V a -11,042 V. Pro usnadnění hlídání správné citlivosti je na přístroji řada led indikátorů, která udává, v jaké části mezi saturacemi se nacházíme.

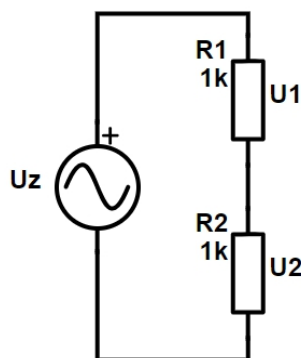
4.1 Měření teplotního součinitele odporu

Teplotní součinitel odporu TKR udává, o kolik se změní hodnota výchozího odporu při změně jeho teploty. Změna odporu na teplotě je nežádoucí jev, jelikož do obvodu vnáší nejistoty a nepřesnosti způsobené především změnou pracovního bodu aktivních součástek. Záměrně se tento jev využívá k měření teploty, která se převede na elektrický odpor a ten jako základní elektrickou veličinu jednoduše změříme. Elektrický odpor se nejčastěji měří nepřímou metodou za použití měření napětí a proudu a následném výpočtu odporu pomocí Ohmova zákona. Odpor vodivých materiálů se obvykle s rostoucí teplotou zvyšuje (pozitivní TKR). U polovodičových materiálů se nejčastěji s rostoucí teplotou snižuje jejich odpor (negativní TKR). Výpočet teplotního součinitele odporu je určen vztahem

$$\alpha = \frac{\Delta R}{R_0 \cdot \Delta T}, \quad (4.1)$$

kde ΔR je změna mezi původní hodnotou odporu R_0 a konečnou hodnotou odporu R při změně teplot ΔT . [14]

Měření probíhalo pomocí referenčního odporu o hodnotě 1 k Ω , který byl zapojen do série se zkoumaným rezistorem. Oba rezistory byly napájeny z integrovaného oscilátoru v lock-in zesilovači, který byl nastaven na sinusový průběh o frekvenci 500 Hz a amplitudě 0,1 V. Citlivost byla nastavena na 50 mV a časová konstanta byla zvolena 10 s, kvůli přesnému měření a neočekávání dynamických projevů měřeného signálu.



Obrázek 4.1 Schéma pro měření TKR

Při zapojení podle obr. 4.1 vznikl napěťový dělič, který při počáteční teplotě má dělicí poměr 1:1, jelikož mají rezistory stejnou velikost odporu. Lock-in zesilovač připojený na rezistor R_2 měří napětí U_2 , které je poloviční než celkové napětí na obou rezistorech. Pomocí vynásobení U_2 dvěma a odečtením hodnoty U_2 po zahřátí rezistoru získáme napětí U_1 , z něj vyjádříme celkový proud protékající zahřátým rezistorem. Ohmovým zákonem vypočítáme odpor rezistoru po zahřátí, ze kterého vyjádříme rozdíl mezi původní a zahřátou hodnotou odporu rezistoru R_2 . Jelikož se celkový proud procházející odpory R_1 a R_2 mění nepatrně, pak můžeme zanedbat neideální zdroj, který zvýšení výstupního proudu promítne do výstupního napětí s hodnotou, kterou můžeme zanedbat při výpočtu. Ze vzorce 4.1 vypočítáme TKR.

Tabulka 4.1 Naměřené a vypočtené hodnoty pro zjištění TKR

$t [^{\circ}\text{C}]$	Uhlíkový odpor			WK 68168 1k B		
	$U_2 [\text{mV}]$	$I [\mu\text{A}]$	$R_2 [\Omega]$	$U_2 [\text{mV}]$	$I [\mu\text{A}]$	$R_2 [\Omega]$
23	48,26	-	1000	48,69	-	1000
36	48,12	48,4	994,2	48,67	48,71	999,2

Příklad výpočtu pro tabulku 4.1

$$I = \frac{2 \cdot U_{23^{\circ}\text{C}} - U_{236^{\circ}\text{C}}}{R_1} = \frac{2 \cdot 48,26 \cdot 10^{-3} - 48,12 \cdot 10^{-3}}{1000} = 48,40 \mu\text{A}$$

$$R_{236^{\circ}\text{C}} = \frac{U_{236^{\circ}\text{C}}}{I} = \frac{48,12 \cdot 10^{-3}}{48,4 \cdot 10^{-6}} = 994,2 \Omega$$

Výpočet teplotního součinitele odporu podle rovnice 4.1

$$\alpha_{\text{uhlík}} = \frac{\Delta R}{R_0 \cdot \Delta T} = \frac{999,2 - 1000}{1000 \cdot (36 - 23)} = -446 \text{ ppm}/^{\circ}\text{C}$$

$$\alpha_{\text{WK 68168}} = \frac{\Delta R}{R_0 \cdot \Delta T} = \frac{994,2 - 1000}{1000 \cdot (36 - 23)} = -61,5 \text{ ppm}/^{\circ}\text{C}$$

4.2 Měření vnitřního oscilátoru

Vnitřní oscilátor lock-in zesilovače byl změřen za účelem zjištění jeho přesnosti a stability nastavených parametrů při změně frekvence. Měření bylo realizováno propojením výstupu z oscilátoru a osciloskopu pomocí BNC kabelu, pro omezení parazitních vlastností a vzniku chyb měření. Na oscilátoru byly postupně nastavovány frekvence f_{nast} a následně odečteny hodnoty $f_{měr}$ a U_{p-p} .

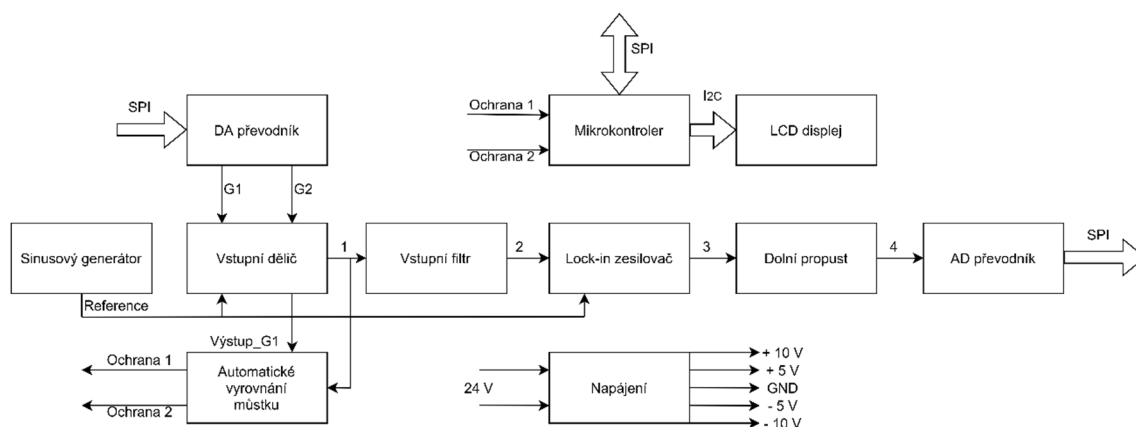
Tabulka 4.2 Měření vnitřního oscilátoru lock-in zesilovače

f_{nast} [Hz]	$f_{měr}$ [Hz]	U_{p-p} [V]
0,01	0,01	1,431
0,1	0,1	1,431
1	1	1,431
10	10	1,431
100	100	1,431
1k	1k	1,431
10k	10k	1,431
100k	100k	1,431

5 NÁVRH MĚŘICÍHO PŘÍSTROJE

Měřicí přístroj byl navrhován s cílem umožnit měřit velmi malé změny na odporovém senzoru detekce plynu. Bylo počítáno s napájením prostřednictvím baterie, aby se předešlo šíření rušení po vedení. Z tohoto důvodu je zařízení konstruováno pro možnost připojit asymetrické napájecí napětí.

5.1 Základní části



Obrázek 5.1 Blokové schéma měřicího přístroje

Napájení je zajištěno pomocí akumulátoru, což zamezí přenosu rušení po vedení. Většina obvodu pracuje se symetrickým napájením, proto musel být blok napájení doplněn o převodník z nesymetrického napětí na symetrické, což je vytvořeno pomocí přidání virtuální nuly. Toto napětí je upraveno na dvě symetrické hodnoty $\pm 5\text{ V}$ a $\pm 10\text{ V}$ a následně je distribuováno dle potřeby do ostatních funkčních bloků.

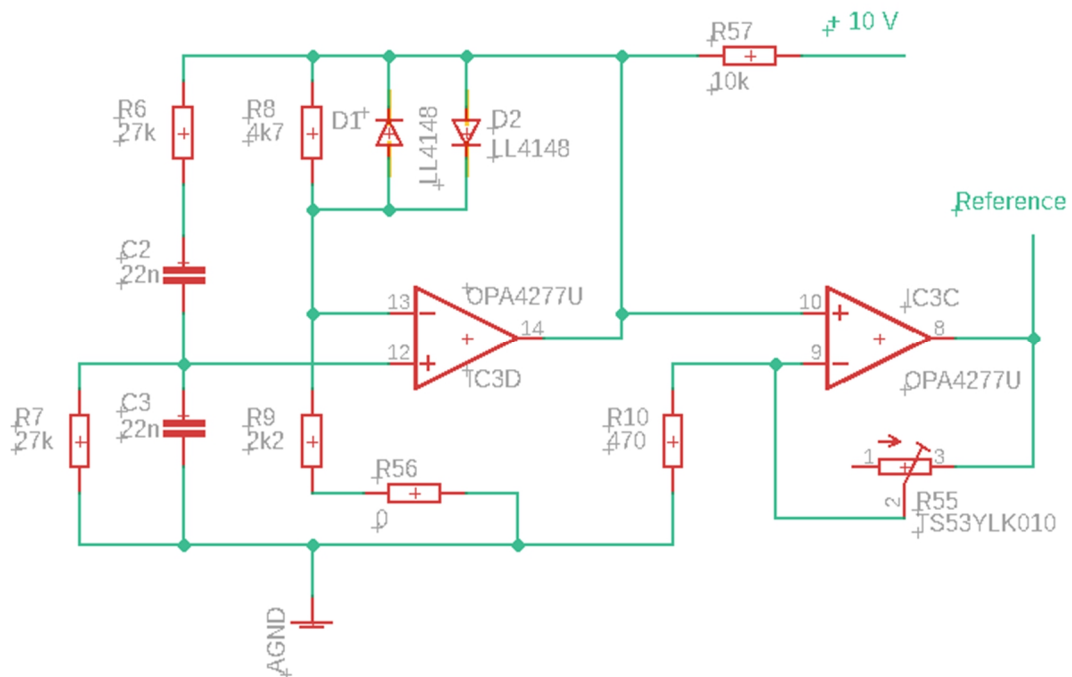
Obvod je založen na funkci lock-in zesilovače pro odstranění rušení, tím pádem je zde nezbytné vytvoření referenčního signálu, který vzniká v sinusovém generátoru s napětím $\pm 1,5\text{ V}$ a frekvencí 268 Hz. Referenční výstup je přiveden na vstupní dělič, kde se nachází měřený odpor společně s referenčním odporem zapojeným ve společné větvi. V uzlu 1 je zesílený rozdíl vyváženého můstku, který následně přejde přes vstupní filtr, který zajistí základní zúžení frekvenčního pásma a tím méně harmonických složek v uzlu 2. Výstupní signál z lock-in zesilovače ve své stejnosměrné složce obsahuje informaci o vstupním signálu, proto musí být výstup integrován pomocí dolní propusti, čímž se získá stejnosměrná hodnota. Toto napětí je převedeno pomocí jednokanálového AD převodníku a pomocí sériové sběrnice SPI přeneseno do mikrokontroléru, kde dochází k vypočítání změny odporu.

Mikrokontrolér na základě informací ze signálů ochrana 1 a 2 nastavuje příslušné zesílené G1 a G2, čímž vyrovnává můstek a umožňuje nejpreciznější měření. Zesílení je nastavováno pomocí dvou výstupů z DA převodníku, který je s mikrokontrolérem spojený pomocí sériové sběrnice SPI.

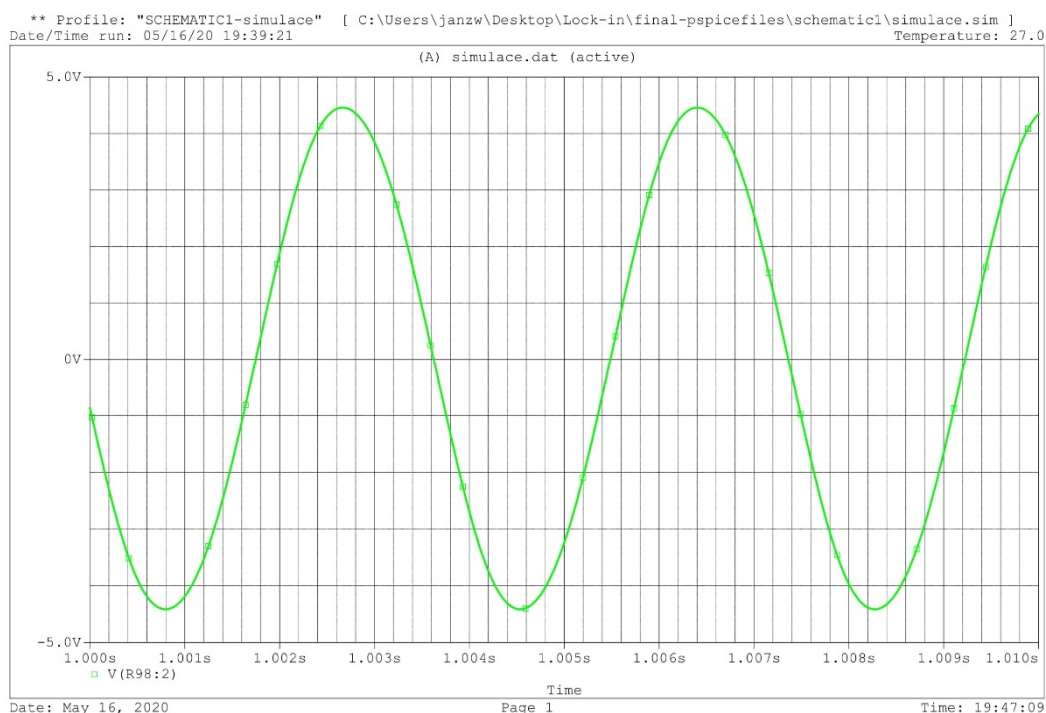
5.1.1 Sinusový generátor

Obvod je znázorněn na obrázku 5.2. Základem sinusového generátoru je Wienův článek, který v jeho mezním kmitočtu vykazuje nulový fázový posun a hodnota výstupního napětí z článu odpovídá třetině napětí na celém můstku. Po připojení operačního zesilovače v neinvertujícím zapojení splňuje sinusový generátor fázovou podmínku. Aby byla splněna i amplitudová podmínka je zapotřebí kompenzovat úbytek napětí na Wienově článu, tím že připojíme zpětnou vazbu, která obsahuje diody pro zajištění stability. Díky stabilizačním diodám je výstup z oscilátoru příliš malý a je tedy nutné obvod doplnit o zesilovač v neinvertujícím zapojení, v jehož zpětné vazbě je umístěn trimr pro přesné nastavení výstupní amplitudy, která je kvůli správné funkci řízených zesilovačů nastavena na 1,5 V. Přičemž rezistor R₅₇ pomáhá při rozběhu obvodu. [15]

$$f = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 27 \cdot 10^3 \cdot 22 \cdot 10^{-9}} = 267,9 \text{ Hz} \quad (5.1)$$

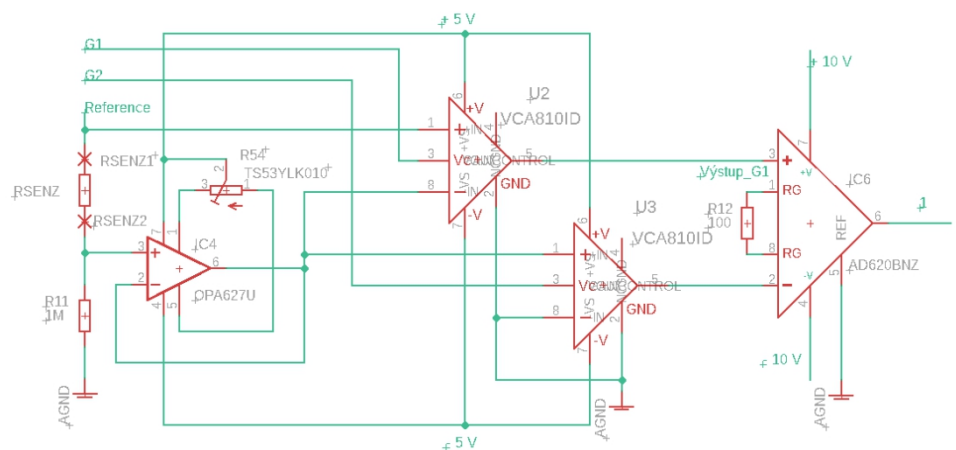


Obrázek 5.2 Schéma sinusového generátoru [15]



Obrázek 5.3 Časový průběh referenčního signálu

5.1.2 Vstupní dělič



Obrázek 5.4 Schéma vstupního děliče

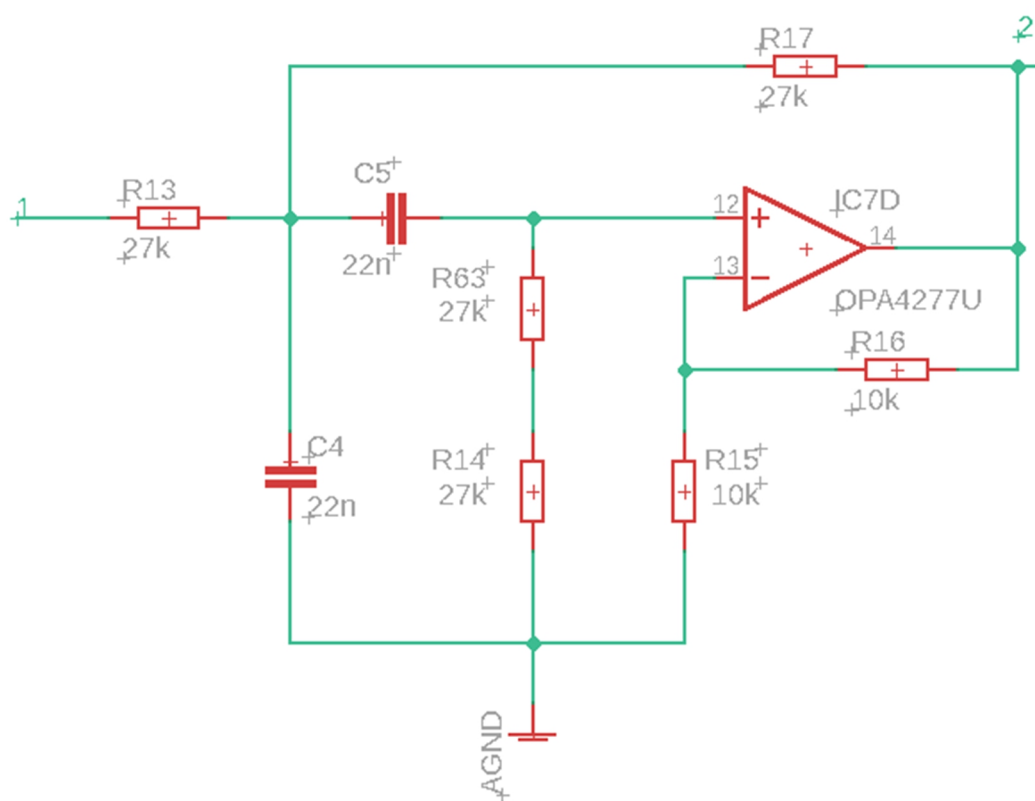
Referenční signál ze sinusového generátoru je přiveden na měřený rezistor R_{senz} viz. obrázek 5.4, který je sériově zapojen s R_{11} a společně tvoří napěťový dělič. Rezistor R_{11} byl zvolen uprostřed požadovaného měřicího intervalu, aby bylo dosaženo rovnoměrného rozdělení napětí u nejčastěji měřených hodnot. Napětí na děliči je snímáno přes operační

zesilovač OPA627U, který se vyznačuje vysokým vstupním odporem s nízkým vstupním proudem, aby nedocházelo k ovlivňování děliče. Zároveň se vyznačuje nízkým offsetovým napětím, pro které je navíc doplněn obvod trimrem pro jeho přesné vynulování. Napětí na rezistorech v děliči je následně upravováno skrze napětím řízený zesilovač VCA810. Hodnota zesílení je nastavována pomocí DA převodníku, který je ovládán mikrokontrolerem na základě údajů získaných z výstupů v uzlu 1 a výstup_G1. Po upravení obou napětí na stejnou hodnotu pomocí známého nastaveného koeficientu je toto napětí přivedeno na přístrojový zesilovač AD620, který je pomocí odporu R12 nastaven na hodnotu zesílení 495. Přístrojový zesilovač vykazuje při vyšších nastavených zesíleních lepší parametry, proto zde byla snaha využít, co nejvyšší nabízené zesílení. Shora bylo zesílení omezeno navazujícími obvody, které přidávali konstantní zesílení a vlivem příliš vysokého zesílení by docházelo k nechtěnému zesilování šumové složky, která je v následujících obvodech odstraňována. Hodnota tedy byla určena na základě preferencí získaných s datasheetu AD620 a následný ohled na zbytek obvodu pro zamezení saturace a zachování dostatečně velkého rozsahu, který se z části překrývá při volbách V_c pomocí DA převodníku. [16] [17] [18]

$$G = \frac{49400}{R_G} + 1 = \frac{49400}{100} + 1 = 495 [-] \quad (5.2)$$

5.1.3 Vstupní filtr

Jedná se o aktivní kmitočtový filtr typu pásmová propust druhého řádu v zapojení Sallen-Key znázornění na obrázku 5.5. Byl zvolen $R=R13=R17=0,5 \cdot (R14+R63)$ a $C=C1=C2$. Vzhledem k tomu, že jeden odpor má mít dvojnásobnou velikost, ale tato hodnota není obsažena v normované řadě, byl nahrazen dvěma rezistory o velikosti R . Výstupní zesílení, které je nastavováno pomocí odporů ve zpětné vazbě R15 a R16, bylo zvoleno 2, čemuž odpovídají odpory v poměru 1:1. Mezi hlavní podmínky pro vstupní filtr typu pásmová propust bylo, aby v mezním kmitočtu měl nulový fázový posun, což je hlavní podmínka pro fungování následného lock-in zesilovače. Referenční a měřený signál musí zůstat ve shodné fázi. Další přípustná varianta, která může nastat je otočení fáze o 180° , které je způsobeno přístrojovým zesilovačem ve vstupním děliči v případě, kdy odpor ve vyváženém můstku začne zmenšovat svůj odpor. [19]



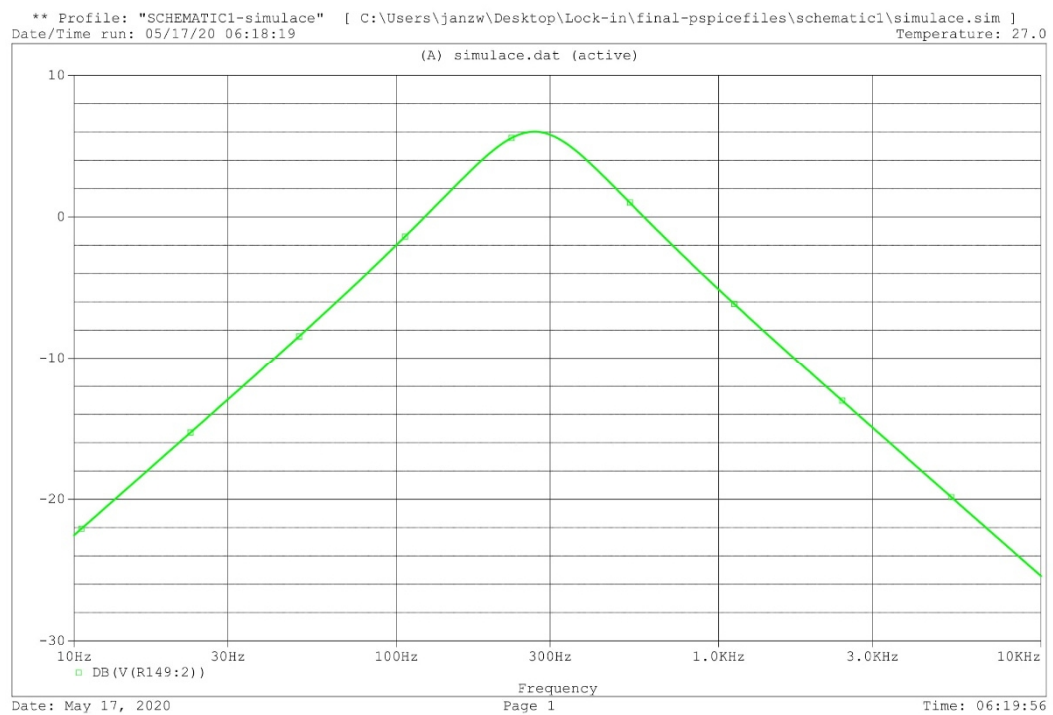
Obrázek 5.5 Schéma vstupního filtru [19]

Rovnice pro výpočet Sallen-Key filtru

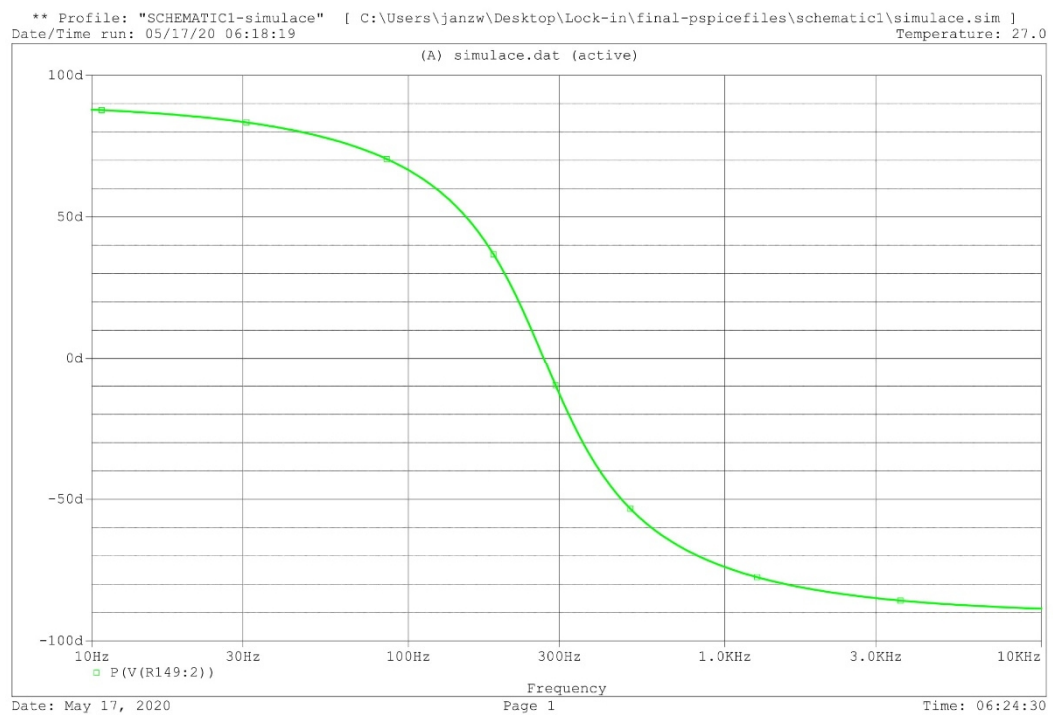
$$C = \frac{3,3 \cdot 10^{-7}}{\sqrt{f}} = \frac{3,3 \cdot 10^{-7}}{\sqrt{267,9}} = 20,2 \text{ nF} \cong 22 \text{ nF} \quad (5.3)$$

$$R = \frac{1}{2\pi f C} = \frac{1}{2\pi \cdot 267,9 \cdot 22 \cdot 10^{-9}} = 27 \text{ k}\Omega \quad (5.4)$$

$$\frac{R_4}{R_5} = A - 1 = 2 - 1 = 1 \quad (5.5)$$



Obrázek 5.6 Amplitudová kmitočtová charakteristika vstupního filtru

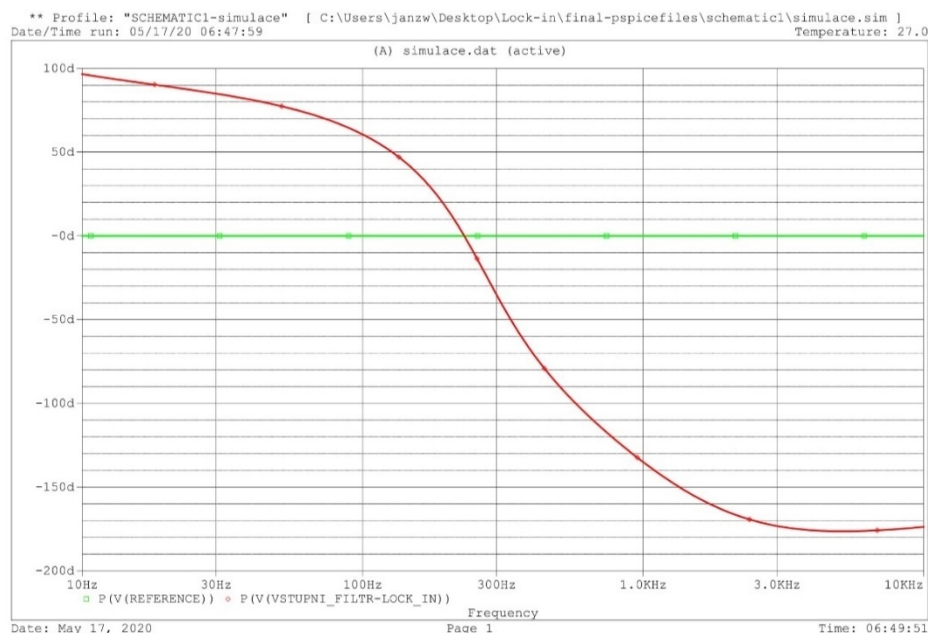


Obrázek 5.7 Fázová kmitočtová charakteristika vstupního filtru

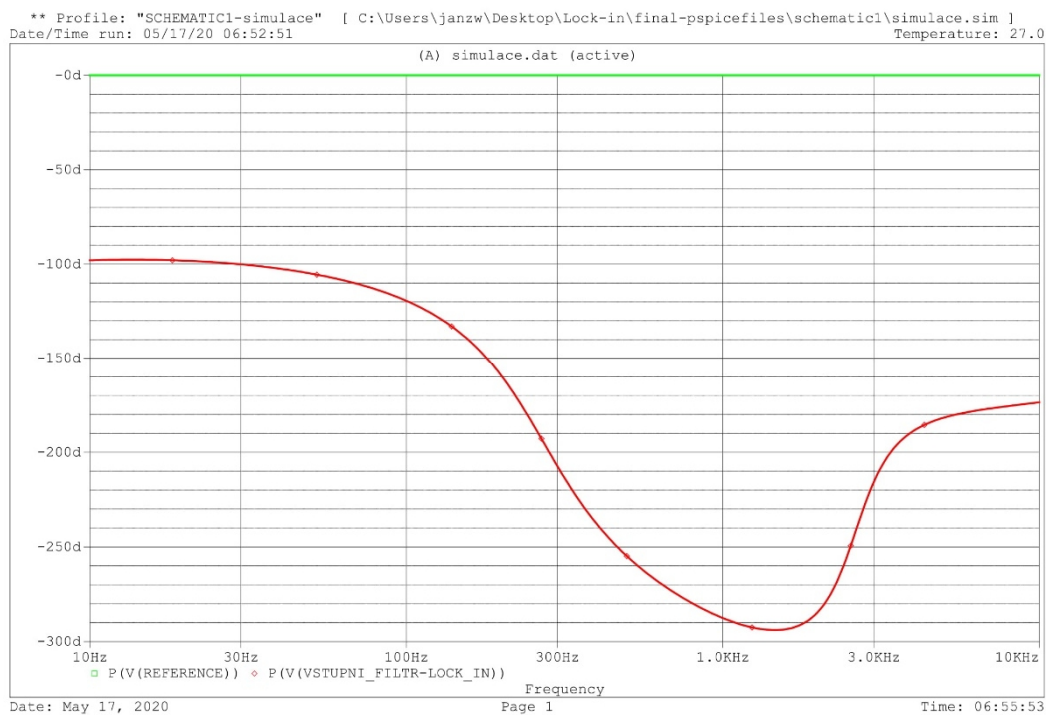
5.1.4 Lock-in zesilovač

Pro zapojení lock-in zesilovače bylo použito doporučené schéma zapojení výrobce viz. předchozí kapitola. Zesilovač má integrované odpory přímo v pouzdře AD630, které po připojení bez nutnosti dalších externích prvků zajistí zesílení 2. Tyto vnitřní odpory byly využity s ohledem na výhodu přesného nastavení díky trimování rezistorů při výrobě integrovaného obvodu. V takovém případě se velmi účinně zamezí dysbalanci při přepínání mezi kladnou a zápornou půl periodou, které by mohly vznikat v případě připojení diskretních prvků vlivem jejich tolerančního pásma. V případě kladného referenčního signálu lock-in zesilovač násobí vstupní signál číslem +2 a v případě záporné hodnoty referenčního signálu -2. Pokud je změna odporu kladná, pak má měřený vstupní signál stejnou fázi jako referenční signál a na výstupu se objevuje kladně usměrněný vstupní signál se ziskem 2. Jestliže je rozdíl odporů menší než 0, pak se v přístrojovém zesilovači ve vstupním děliči otočí fáze o 180° , což vede k získání signálů v protifázi a následného usměrnění do záporné části napětí. [10]

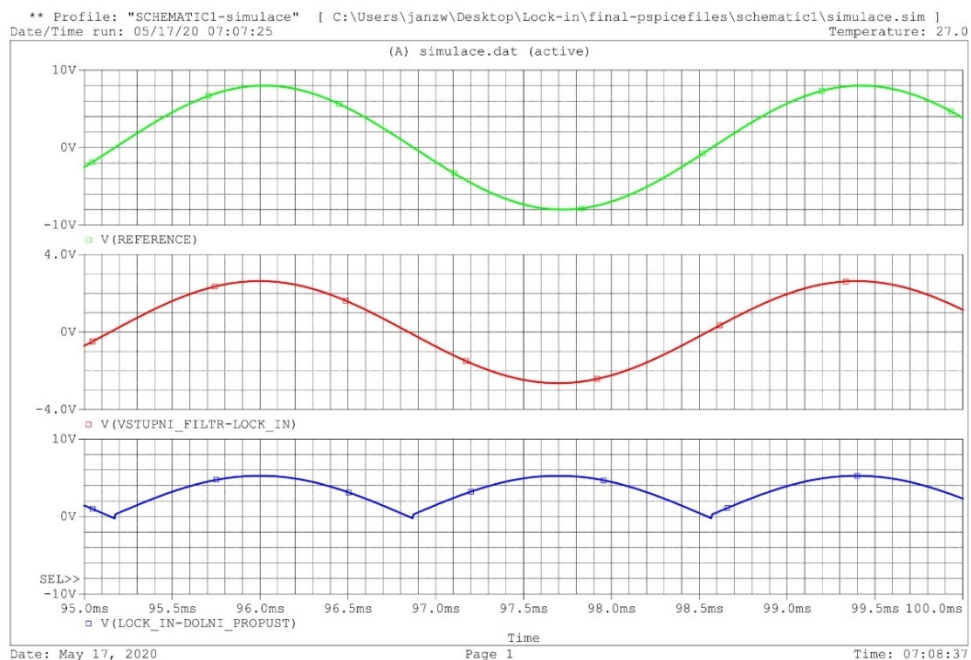
Grafické znázornění z obrázku 5.8 získané simulačním programem OrCad ukazuje stále stejnou hodnotu fáze referenčního signálu, který je vytvářen pomocí sinusového generátoru. Při frekvenci 267,9 Hz, která se shoduje s frekvencí referenčního signálu, je fázový posun vstupního obvodu a vstupního filtru nulový. Na obrázku 5.9 je znázorněna situace, kdy změna odporu je záporná, což se projeví i záporným výstupním napětím. Tato skutečnost se dá reprezentovat pomocí změny fáze o 180° . Obrázek 5.10 reprezentuje časové průběhy na vstupech a výstupech lock-in zesilovače. Lze vidět, že při průchodu referenčního signálu nulou se změní polarita výstupního signálu, který je určen jako násobek ± 2 vstupního signálu. V případě, že ΔR je menší než 0, pak by vstupní signál měl opačnou polaritu a výsledné usměrnění výstupního signálu by bylo záporné.



Obrázek 5.8 Závislost fáze na frekvenci při $\Delta R > 0$ na vstupech AD630 (červená = vstupní signál lock-in zesilovače, zelená = referenční signál)



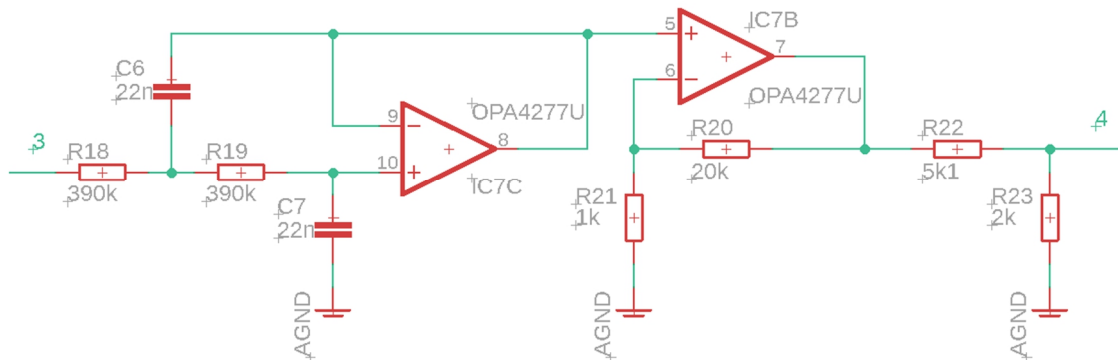
Obrázek 5.9 Závislost fáze na frekvenci při $\Delta R < 0$ na vstupech AD630 (červená = vstupní signál lock-in zesilovače, zelená = referenční signál)



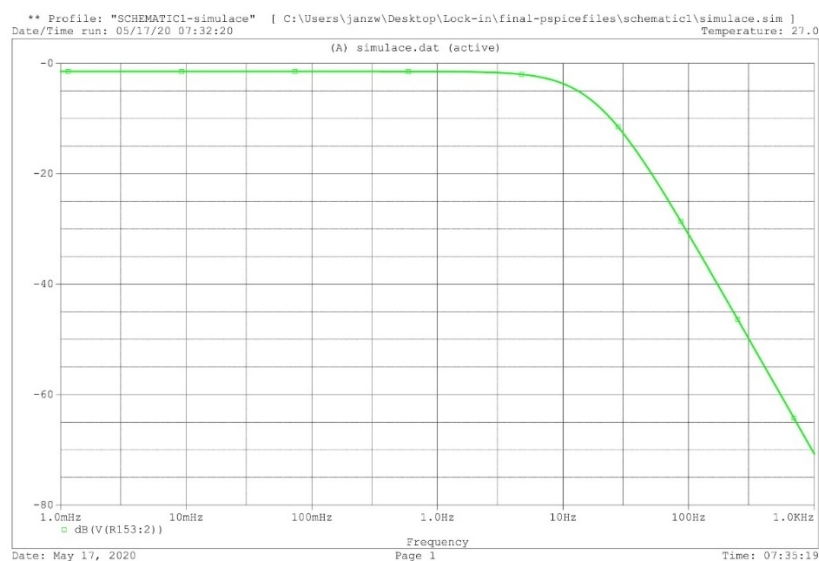
Obrázek 5.10 Porovnání časových průběhů na AD630 při $\Delta R > 0$ (červená = vstupní signál lock-in zesilovače, zelená = referenční signál, modrá = výstup z AD630)

5.1.5 Dolní propust

Doplní propust byla navrhnutá s mezní frekvencí 18,5 Hz viz. obrázek 5.12, což zajišťuje neoptimálnější kompromis mezi rychlostí a dostatečným vyhlazením výstupního signálu a je znázorněna na obrázku 5.11. Tato frekvence byla nalezena pomocí experimentálního testování za použití simulačního programu PSpice. Napětí přímo z výstupu IC_{7C} bylo potřeba zesílit, aby byl využit plný potenciál napájecího napětí a poměrově zanikla případná chyba offsetového napětí. Toto napětí je však příliš velké pro AD převodník, který má standardní rozsah 5 V. Dělič na výstupu tvořený z rezistorů R₂₂ a R₂₃ zajistí, že na výstupu bude 0,28 z hodnoty na výstupu IC_{7B}. Integrovaný obvod IC₇ je napájen symetrickým napájením ±10 V. Při výstupním odporu 2 kΩ je jeho výstupní napětí omezeno z obou stran o 1,5 V, což zajistí, že na uzlu 4 nebude vyšší napětí než ±2,5 V, což splňuje 5V rozsah AD převodníku. [20] [21]



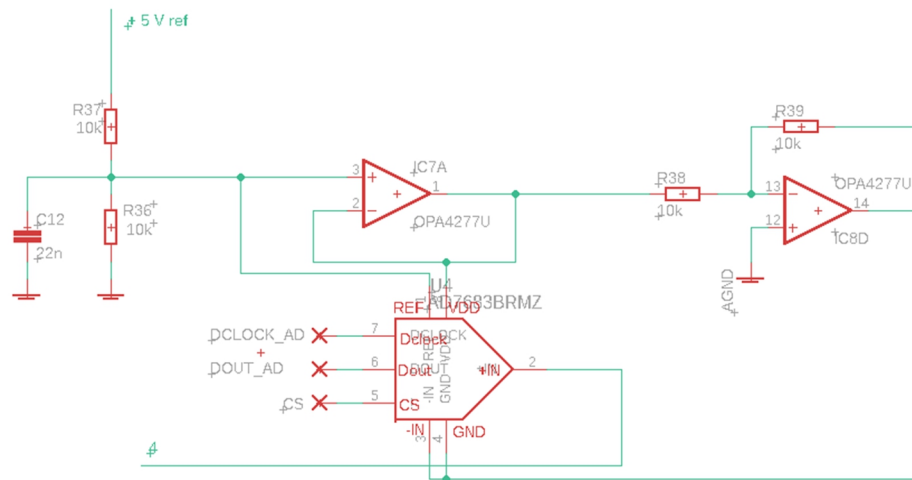
Obrázek 5.11 Schéma dolní propusti



Obrázek 5.12 Kmitočtová charakteristika dolní propusti

5.1.6 AD převodník

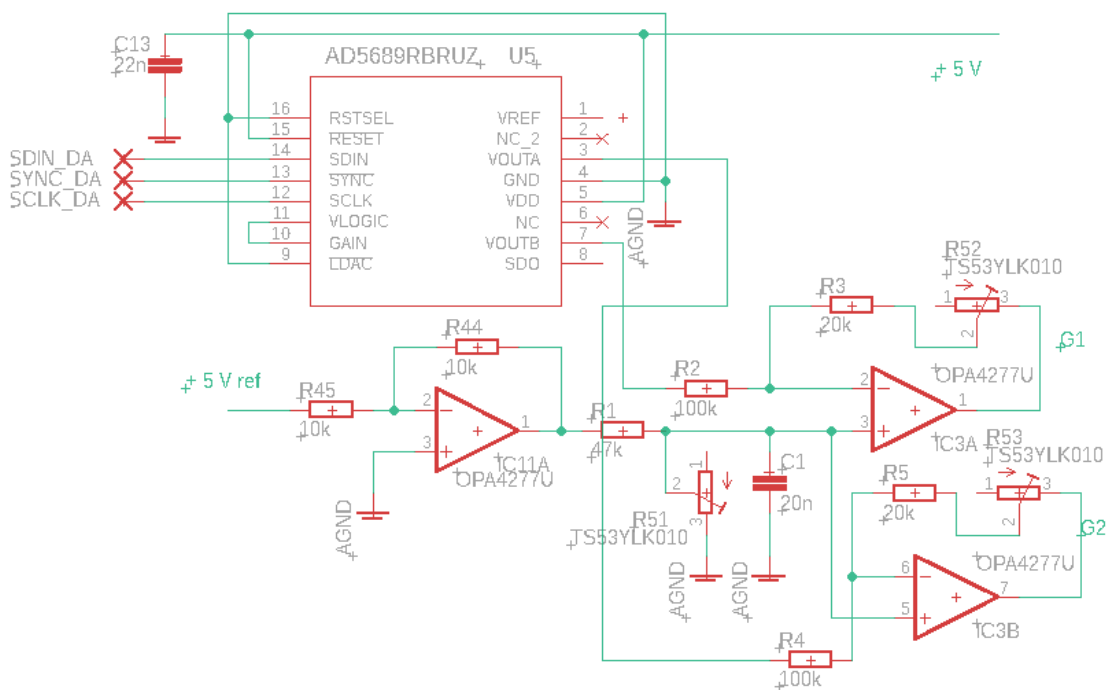
Zapojení AD převodníku je znázorněno na obrázku 5.13. AD převodník není opatřen vlastním referenčním napětím, proto bylo nutné toto referenční napětí dodat. AD převodník je unipolární a pracuje od 0 V do 5 V, proto musel být přizpůsoben, tak aby zvládl měřit i záporné napětí. Toto přizpůsobení spočívá ve stejnosměrném posunutí, kdy pomocí děliče 1:1 byl z referenčního napětí získán výstup +2,5 V. Toto napětí bylo negováno a použito jako vstup pro pin GND a -IN, čímž bylo dosaženo posunutí měřícího rozsahu na -2,5 V až 2,5 V. Tento posun se samozřejmě projeví i na logických úrovních SPI komunikace s mikrokontrolerem, které budou muset být napětěově přizpůsobeny. [21]



Obrázek 5.13 Schéma zapojení AD převodníku

5.1.7 DA převodník

DA převodník je ovládán pomocí sériové sběrnice SPI z mikrokontroleru. Převodník má vlastní vnitřní zdroj referenčního signálu, proto není potřeba připojovat na jeho vstup přesný referenční zdroj. Převodník má 2 16bitové výstupní kanály, které pracují v rozsahu 0 V až 5 V. Toto napětí je používáno pro nastavení zesílení VCA810 skrz napětí V_c (G_1 a G_2) ve vstupním děliči. Integrovaný obvod VCA810 má definované zesílení v rozsahu V_c od 0 V po - 2 V. Z tohoto důvodu výstupní napětí přímo z DA převodníku nevyhovuje a musí se upravit a přizpůsobit, tím že k němu přičteme definovaný offset, který lze přesně nastavit pomocí trimru R_{51} a následně i sklon převodní charakteristiky, který se nastavuje samostatně pro G_1 a G_2 pomocí trimrů R_{52} a R_{53} . [22]



Obrázek 5.14 Schéma DA převodníku

Z experimentálního měření vyplynulo, že při připojení měřeného odporu, který se liší 100x svojí hodnotou odporu od referenčního odporu, který má 1 MΩ. Pak při zvolené vstupní amplitudě 1,5 V, bude na menším odporu 0,01 hodnoty referenčního signálu, což odpovídá amplitudě 15 mV. Takto malou hodnotu můžeme zesílit pomocí řízeného zesilovače pouze na 100 mV, aby nedocházelo k deformaci signálu.

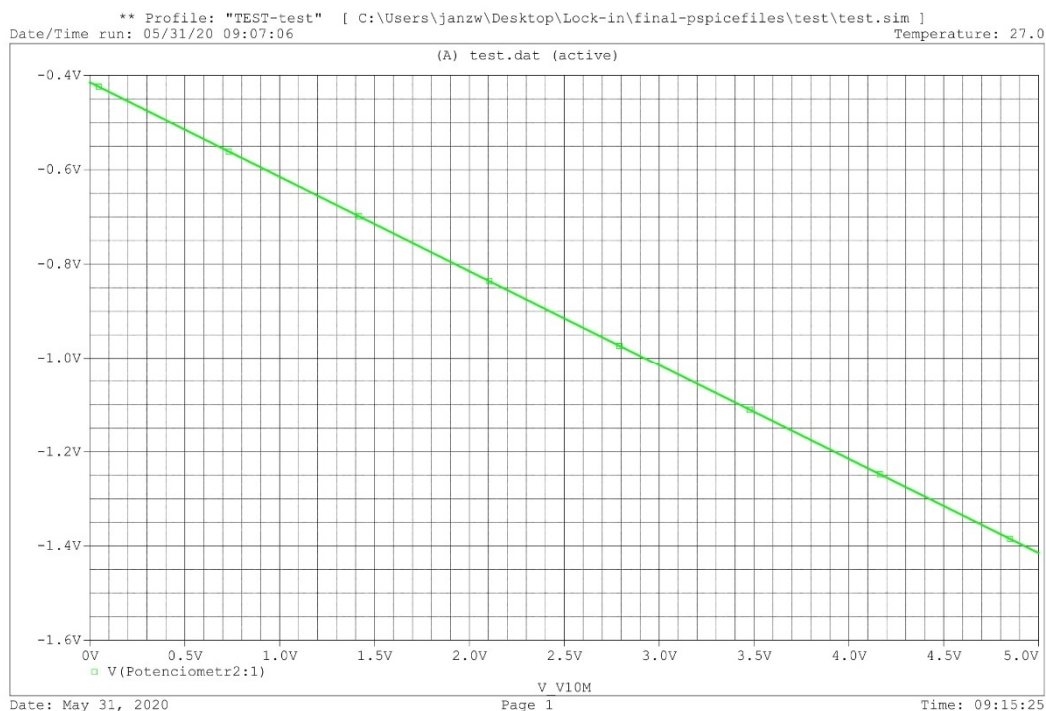
Z dvou krajních napětí 15 mV a 1,485 V vypočítáme potřebné zesílení pro získání signálu o velikosti 100 mV. Tyto výpočty vycházejí z rovnice uvedené v datasheetu [18].

$$V_{c_{min}} = \frac{20 \cdot \log\left(\frac{U_{out}}{U_{in_{min}}}\right)}{-40} - 1 = \frac{20 \cdot \log\left(\frac{0,1}{0,015}\right)}{-40} - 1 = -1,412 \text{ V} \quad (5.6)$$

$$V_{c_{max}} = \frac{20 \cdot \log\left(\frac{U_{out}}{U_{in_{max}}}\right)}{-40} - 1 = \frac{20 \cdot \log\left(\frac{0,1}{1,485}\right)}{-40} - 1 = -0,414 \text{ V} \quad (5.7)$$

Rozdíl vstupního napětí je dán převodníkem na 5 V. Tento signál musí být přizpůsoben, aby pokryl oblast vypočteného napětí V_c (1 V). Sklon převodní charakteristiky, a tedy i přizpůsobení je dáno kombinací odporů ve zpětné vazbě operačního zesilovače. Tyto odpory budou ve stejném poměru jako jsou poměry vstupního a výstupního napětí, tedy 1:5. Napětí na neinvertujícím vstupu operačního zesilovače odpovídá napětí, které by vzniklo při přiložení vstupního napětí a požadovaného V_c na odporový dělič tvořený rezistory ve zpětné vazbě. Výsledkem je převodní charakteristika znázorněná na obrázku 5.15.

$$U_{offset} = \frac{R_3}{R_2 + R_3} \cdot (U_{DA} + V_{c_{max}}) = \frac{100}{100 + 20} \cdot (0 - 0,414) = -0,345 \text{ V} \quad (5.8)$$



Obrázek 5.15 Závislost řídicího napětí V_c na napětí z DA převodníku

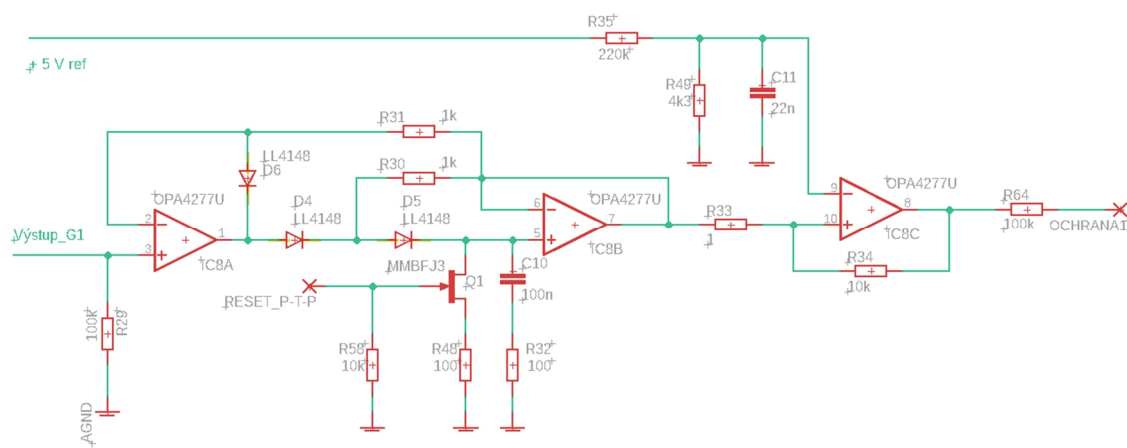
Pin RSTSEL z obrázku 5.14 slouží k výběru první nastavené hodnoty po restartu, v našem případě je pin spojený se zemí a DA převodníky se inicializují do nuly. V případě napojení na signál V_{logic} by převodníky byly nastaveny do poloviny. Asynchronní reset je připojený na napájecí napětí, jelikož se jeho funkce nebude využívat samostatně. Pin LDAC slouží k synchronizaci výstupů z DA převodníku. Převodníky jsou nastavovány, když je na LDAC nízká logická úroveň napětí. Jelikož se nebudou převodníky nastavovat zároveň není, zda požadavek na synchronní výstupu a LDAC je připojen na zem pro okamžité nastavení výstupních hodnot. DA převodník je shora omezen referenčním napětím, toto napětí je vestavěné a má hodnotu 2,5 V, pomocí spojení pinu GAIN a V_{logic} se referenční napětí násobí 2 a vzroste výstupní rozsah na 5 V. [22]

5.1.8 Automatické vyrovnání můstku

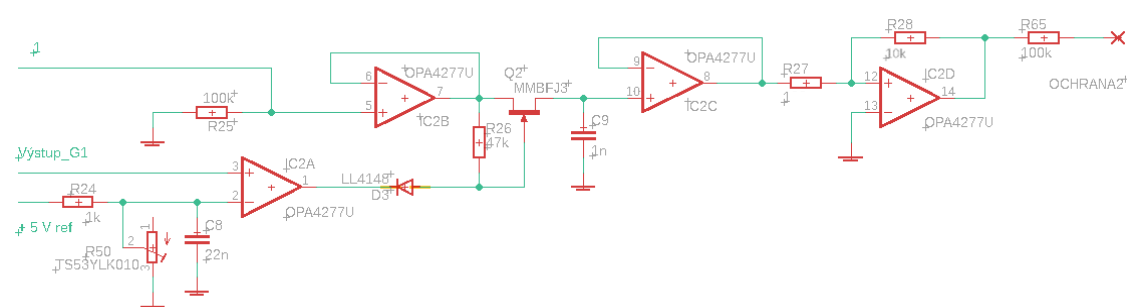
Obvod, který slouží k nastavení zesílení G_1 na obrázku 5.16, pracuje na principu peak detektoru, maximální hodnota vstupního napětí je uložena do kondenzátoru C_{10} a z něj pak přes sledovač dále distribuována na komparátor s hysterezi 2,6 mV. Zde je pevně nastavená požadovaná hodnota 100 mV, která je získána pomocí odporového děliče a referenčního napětí. Hystereze je v obvodu z důvodu výskytu šumu a při malých změnách vstupního napětí, by obvod nebyl stabilní a výstup by se náhodně měnil. Zesílení G_1 je tedy postupně navyšováno na hodnotu, u které dojde k aktivaci komparátoru a již se nemění. Z důvodu urychlení nastavení, kdy nebudeme zesílení inkrementovat vždy pouze o nejnižší bit, zde musí být přítomné nulování peak detektoru. Jedná se o tranzistor, který

při přiložení záporného napětí se uzavírá a svojí vysokou impedancí neovlivňuje obvod. V případě, že se napětí na GATE zvětší, dojde k otevření tranzistoru, čímž dochází k vybití kondenzátoru C_{10} a vynulování peak detektoru. [23]

Po nastavení zesílení G_1 se přejde na nastavování zesílení G_2 pomocí zapojení z obrázku 5.17. Pro vyrovnání vstupního děliče je zapotřebí, aby výstupní napětí z VCA810 byly shodné. K tomuto účelu budeme měřit signál za přístrojovým zesilovačem, který obě napětí navzájem odečte a na jeho výstupu naměříme jejich rozdíl, který se bude blížit co nejvíce k nule. Z důvodu, že při opačné změně ΔR se fáze posouvá o 180° , není zde možné použít peak detektor, jelikož bychom potřebovali vždy minimálně 2 hodnoty, abychom určili sklon přímky a věděli jakým směrem ovlivňovat zesílení, aby bylo dosaženo vyrovnání. Musel zde být použit vzorkovací obvod, který využívá signálu Výstup_G1, který se nastavil v předchozím kroku. Vzorkování bude probíhat v píku tohoto signálu, čímž se zajistí rozeznávání polarity změny odporu. Vstupní komparátor pro generování vzorkovacích impulsů je nastaven pomocí trimru R_{50} na trochu nižší hodnotu než výstupní komparátor IC_{8C} . Impulzy ze vstupního komparátoru otevírají nebo zavírají tranzistor Q_2 , který slouží jako spínač pro spojení kapacity C_9 a sledovače napětí IC_{2B} , čímž zajistí navzorkování signálu z uzlu 1 v maximum signálu Výstup_G1. Toto napětí je opět porovnáváno s požadovanou hodnotou 0 V, což je provedeno komparátorem s hysterezi 2,6 mV pro zamezení nestability a náhodného přepínání výstupního napětí vlivem šumu. [24]

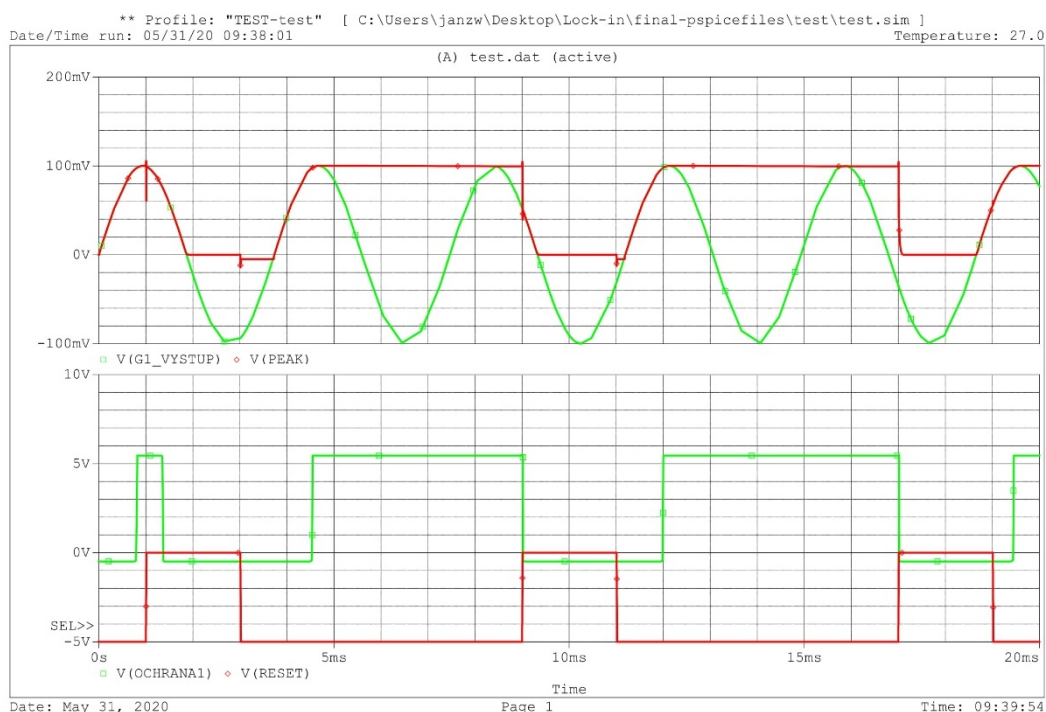


Obrázek 5.16 Schéma obvodu pro nastavení zesílení G_1 [23]



Obrázek 5.17 Schéma obvodu pro nastavení zesílení G_2 [24]

Obrázek 5.18 znázorňuje časové průběhy z obrázku 5.16, kde zelený průběh v horním grafu zobrazuje signál výstup_G1, který mění svoji velikost především v závislosti na nastaveném zesílení G_1 a samozřejmě i změny měřeného odporu. Vrcholové hodnoty jsou ukládány v peak detektoru, jehož aktuální hodnota je znázorněna zelenou barvou ve vrchním grafu. Jestliže signál RESET znázorněný červeně ve spodním grafu má hodnotu 0 V, pak peak detektor neukládá naměřené hodnoty a jsou na jeho výstupu zrcadleny vstupní průběhy. Pokud signál RESET nastavíme na hodnotu -5 V, je tranzistor Q_1 z obrázku 5.16 uzavřen a peak detektor uchovává nejvyšší naměřenou hodnotu. Pokud peak detektor zaznamená hodnotu vyšší než 100 mV, pak se výstupní signál do mikrokontroléru znázorněný zelenou barvou ve spodním grafu přepne z log. 0 do log. 1. V tomto stavu setrvá do doby, než uložené napětí peak detektoru opět klesne pod hladinu 100 mV.

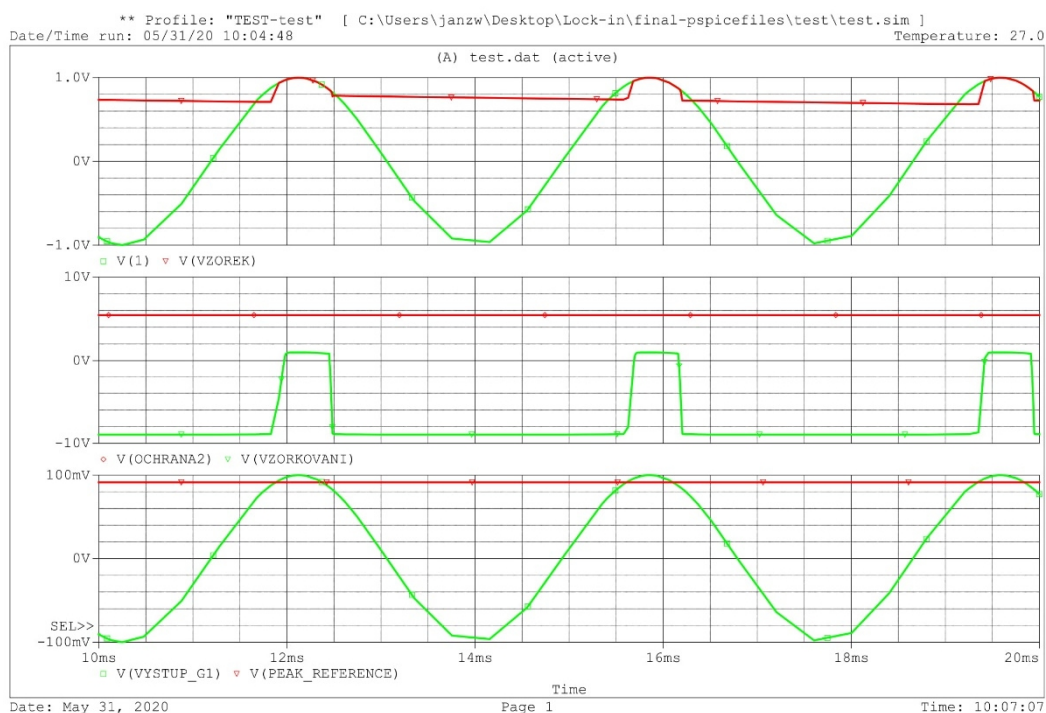


Obrázek 5.18 Časové průběhy signálů u ochrany 1 (vrchní zelená = vstupní signál peak detektoru, vrchní červená = uložený signál v peak detektoru, spodní zelená = signál pro mikrokontrolér o překročení požadované hodnoty, spodní červená = hodnota přivedena na tranzistor Q_1)

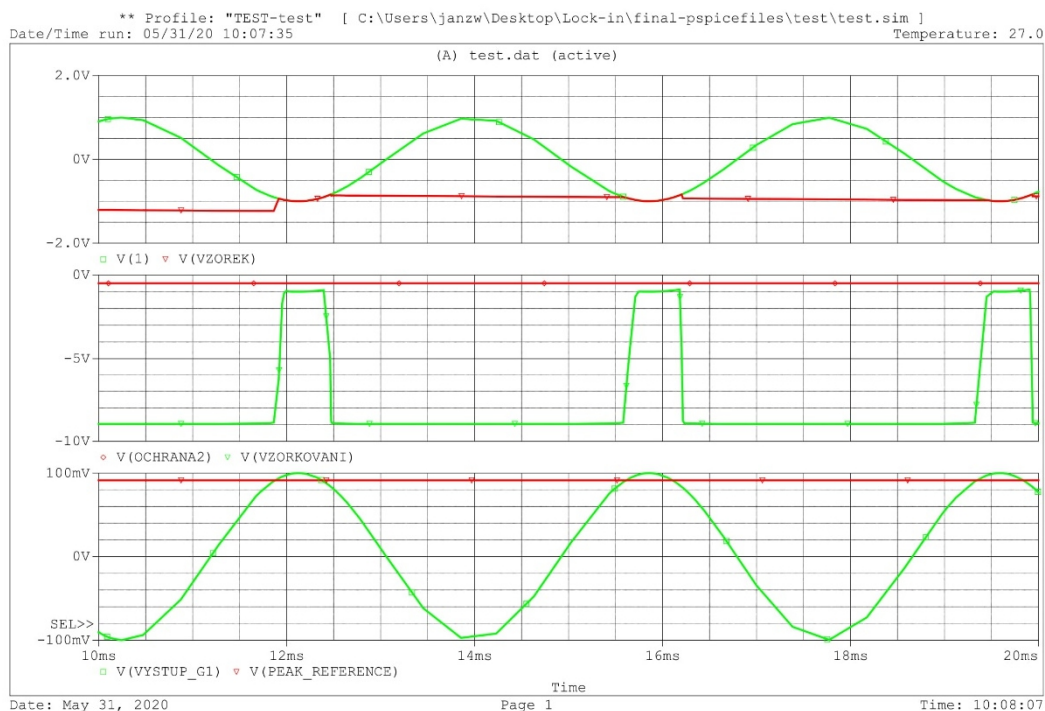
Obrázek 5.19 zobrazuje průběhy signálů v ochraně 2. Zelený signál vrchního grafu představuje signál vystupující ze vstupního filtru bod 1 na obrázku 5.1. Z tohoto signálu se dělají vzorky s vrchním červeným průběhem. Z předchozího kroku máme nastavený výstupní signál výstup_G1 na amplitudu 100 mV a znázorněn je na spodním grafu zeleně. Vzorky jsou vždy provedeny, když signál výstup_G1 překročí nastavenou hodnotu, která je zobrazena červeně na spodním grafu. Z tohoto překročení je dále generován zelený průběh v prostředním grafu, který slouží jako impuls pro vzorkování. Jestliže je navzorkovaný signál větší než 0 V, pak červený průběh v prostředním grafu, znázorňující

výstupní signál ochrana 2, který je spojen s mikrokontrolérem, informuje svoji logickou hodnotou 1, že je vstupní vzorkovaný signál příliš velký.

Obdobná situace se projevuje na obrázku 5.20, kde vstupní signál je záporný, tedy je fázově posunutý o 180 °, čímž dochází ke vzorkování na záporné půlperiodě a jelikož je výsledná hodnota menší než 0 V, tak i výstupní signál do mikrokontroléru se změní na log. 0.



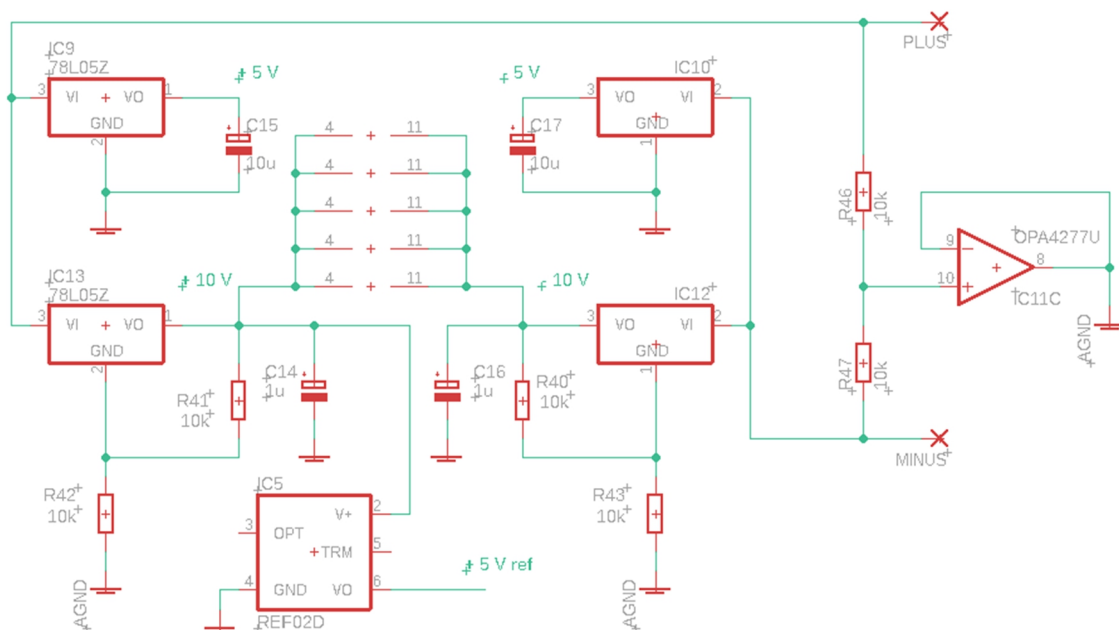
Obrázek 5.19 Časové průběhy signálů v ochraně 2, při $\Delta R > 0$ (vrchní zelená = výstup z přístrojového zesilovače, vrchní červená = navzorkovaný signál, prostřední zelená = vzorkovací impulzy, prostřední červená = signál pro mikrokontrolér, spodní zelená = výstup_G1, spodní červená = nastavená referenční hodnota pro vzorek)



Obrázek 5.20 Časové průběhy signálů v ochraně 2, při $\Delta R < 0$ (vrchní zelená = výstup z přístrojového zesilovače, vrchní červená = navzorkovaný signál, prostřední zelená = vzorkovací impulsy, prostřední červená = signál pro mikrokontrolér, spodní zelená = výstup_G1, spodní červená = nastavená referenční hodnota pro vzorek)

5.1.9 Napájení

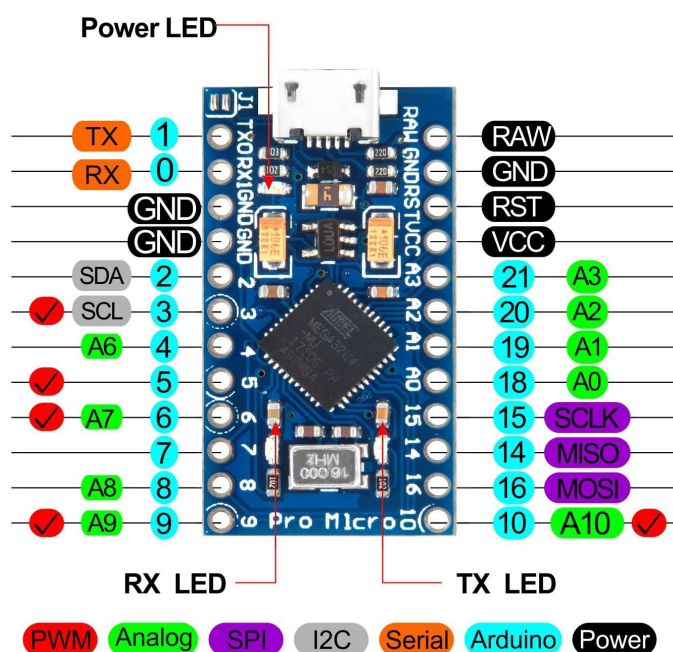
Celkové schéma shrnující napájení obvodu je znázorněno na obrázku 5.21. Napájení je realizováno pomocí lineárních regulátorů na 5 V. Napětí 10 V je generováno pomocí zapojení odporového děliče do referenční větve regulátoru 1:1. Stejným způsobem jsou vytvořeny i záporné hodnoty napětí. Napětí virtuální země je zajištěno pomocí odporového děliče 1:1 a sledovače napětí, který má maximální výstupní proud 35 mA. V obvodu je použita drtivá většina zařízení se symetrickým napájením, proto je možné použít takto velký proud. V měřicím režimu by přístroj pracoval z baterií, takže není potřeba stabilizovat napětí pro určení virtuální nuly. Pro přesné referenční napětí je zde použit integrovaný obvod REF02, který má na výstupu 5 V a není z něj nic napájené. [25]



Obrázek 5.21 Schéma napájecí části obvodu

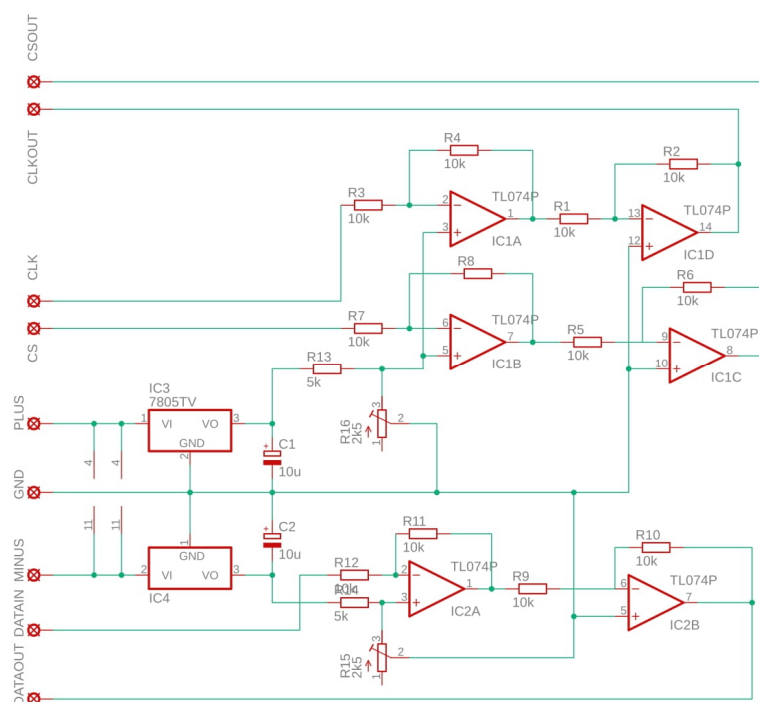
5.1.10 Mikrokontrolér

Z důvodu nenáročnosti aplikace mikrokontroléru, zde bylo možné použít základní typ pro nenáročné účely. S přihlédnutím na kompaktnost, cenu a snadnost použití byl vybrán mikrokontroler Atmega32u4 osazený na vývojové platformě Arduino Leonardo Pro micro, který má přímou podporu SPI a I2C sběrnic, které jsou použity pro komunikaci s AD/DA převodníky a LCD displejem. Ostatní parametry nejsou příliš zajímavé a postačil by téměř jakýkoliv současný mikrokontroler. [26]

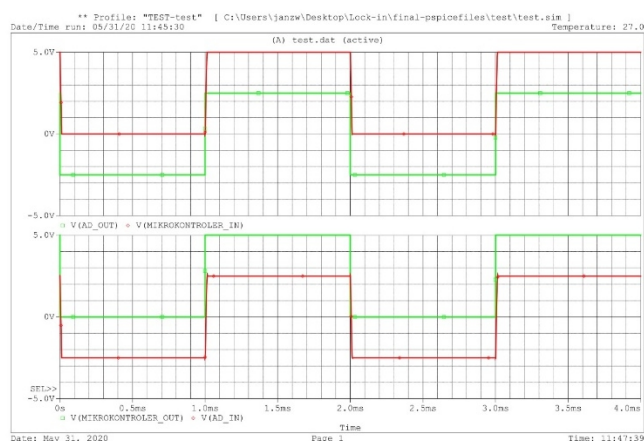


Obrázek 5.22 Rozložení vývodů Arduino Leonardo Pro micro [26]

Kvůli výše zmiňovanému posunu AD převodníku od nuly, musely být doplněny převodníky pro přizpůsobení logických úrovní na $\pm 2,5$ V. Tyto převodníky jsou znázorněny na obrázku 5.23 a jejich časové průběhy jsou zaznamenány na obrázku 5.24. Ze vstupu mikrokontroléru 0 V až 5 V bylo potřebné udělat napětí $-2,5$ V až $2,5$ V a obráceně pro posílání dat od AD převodníku do mikrokontroléru.

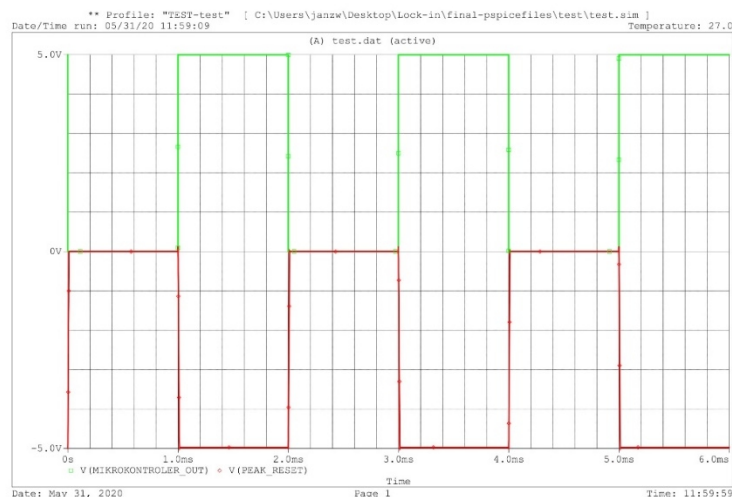


Obrázek 5.23 Schéma přizpůsobení logických úrovní pro AD převodník



Obrázek 5.24 Časové průběhy signálů v obvodu pro přizpůsobení logické úrovně (vrchní zelený = výstup z AD převodníku, vrchní červený = vstup do mikrokontroléru, spodní zelený = výstup z mikrokontroléru, spodní červený = vstup do AD převodníku)

U signálu pro vynulování peak detektoru z obrázku 5.16 je zapotřebí záporné napětí, které je mimo rozsah logických úrovní mikrokontroleru, proto je zde použit na výstupu jednoduchý invertor, který signál otáčí vůči virtuální nule a jeho průběh je zachycen na obrázku 5.25.



Obrázek 5.25 Časové průběhy signálů v převodníku pro vynulování peak detektoru (zelená = výstup z mikrokontroléru, červená = vstup do GATE tranzistoru Q_2)

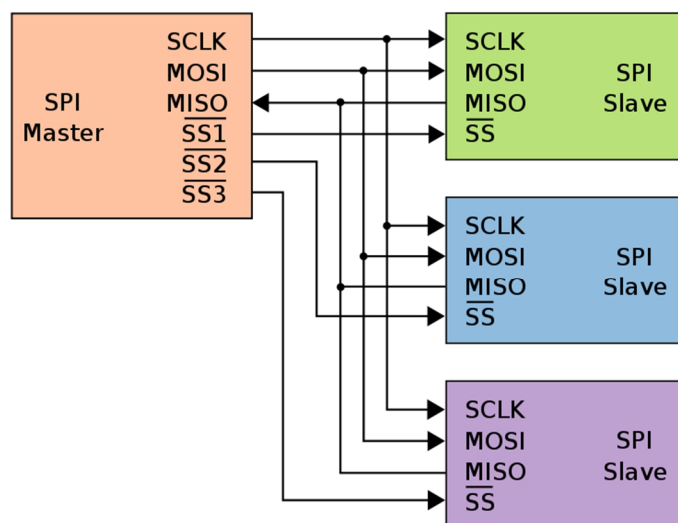
5.2 Komunikace

V obvodu jsou zastoupeny dvě komunikační sériové sběrnice, které slouží pro komunikaci mezi AD/DA převodníky a LCD displejem.

5.2.1 Sběrnice SPI

Serial Peripheral Interface (sériové periferní rozhraní) obsahuje čtyři jednocestné vodiče. Do sběrnice může být připojen libovolný počet zařízení, ale pouze jedno zařízení bude fungovat jako Master, který bude komunikaci řídit. Ostatní zařízení jsou označena jako Slave a každé jednotlivé zařízení musí mít samostatné vedení pro povolení činnosti. Ostatní signály se šíří po jednom sdíleném vedení.

Pokud chce Master komunikovat s některým zařízením, pak sníží logickou úroveň signálu povolení, čímž dojde k aktivaci daného zařízení, které následně může komunikovat s Master zařízením na základě hodinového signálu, který je generován jen v případě aktivní komunikace prostřednictvím Master zařízení. Datové kanály jsou dva a jsou jednosměrné MOSI (Master out – Slave in), který slouží pro posílání dat od řídicího zařízení k ostatním, a MISO (Master in – Slave out), kterým Slave zařízení posílá data do Master zařízení. Všechny data jsou synchronizovány s hodinovým signálem. [27]

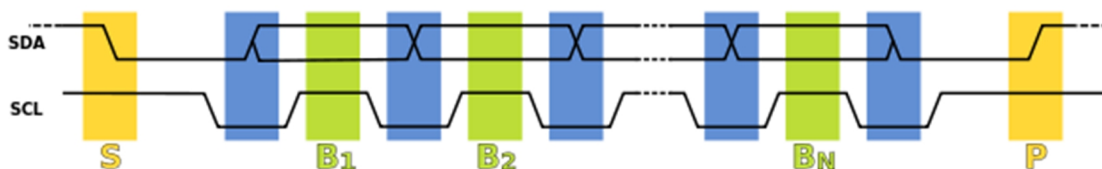


Obrázek 5.26 Zapojení SPI sběrnice [27]

5.2.2 Sběrnice I2C

Může propojit až 128 různých zařízení s tím, že každé zařízení má přidělenou unikátní adresu, podle které je ve sběrnici identifikovatelné. Používají se pouze dva vodiče SDA, který slouží pro přenos dat, a SCL, který slouží pro přenos hodinového signálu k synchronizaci. Jelikož je sběrnice otevřená a datová komunikace probíhá pouze po jednom vodiči, je potřeba hlídat kolize, což je stav, kdy by najednou komunikovalo více zařízení najednou a tím by nebyla definovaná logická úroveň na sběrnici. Z tohoto důvodu je před začátkem komunikace ověřován komunikační klid a v průběhu přenosu je nastavovaná hodnota zpětně čtena a kontrolována.

Přenos začíná START bitem, který je poslán po SDA při vysoké úrovni na SCL, což společně se STOP bitem vysílaným na konci přenosu tvoří jediné výjimky, kdy je dovoleno měnit logickou úroveň na SDA během vysoké úrovně na SCL. Po START bitu je zahájen přenos dat, která jsou nastavována vždy v nízké úrovni SCL. Takto přenášená data obsahují unikátní adresu příjemce informací a samotná data. Konec vysílání je signalizován STOP bitem. [28]

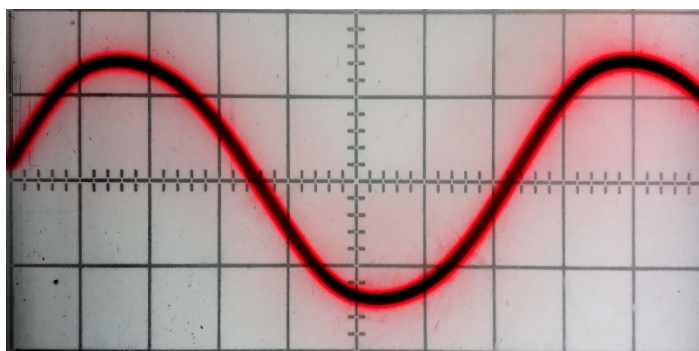


Obrázek 5.27 Časový průběh na I2C sběrnici [28]

6 MĚŘENÍ OBVODU

Před začátkem měření byly pomocí trimrů přesně nastaveny požadované hodnoty, které byly určeny v kapitole návrhu. Rovněž byl minimalizován výstupní offset integrovaného obvodu IC₄, kdy bylo nastavováno napětí mezi invertujícím a neinvertujícím vstupem na nulovou hodnotu. Obvod byl napájen stejnosměrným napětím 24 V viz. návrh obvodu.

6.1 Sinusový generátor



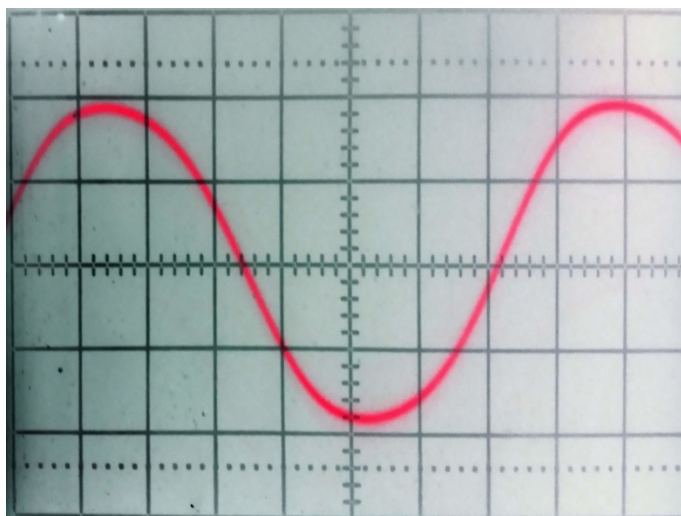
Obrázek 6.1 Časový průběh sinusového generátoru (1 V/div, 0,5 ms/div)

$$V_{p-p} = 3 \text{ V}$$

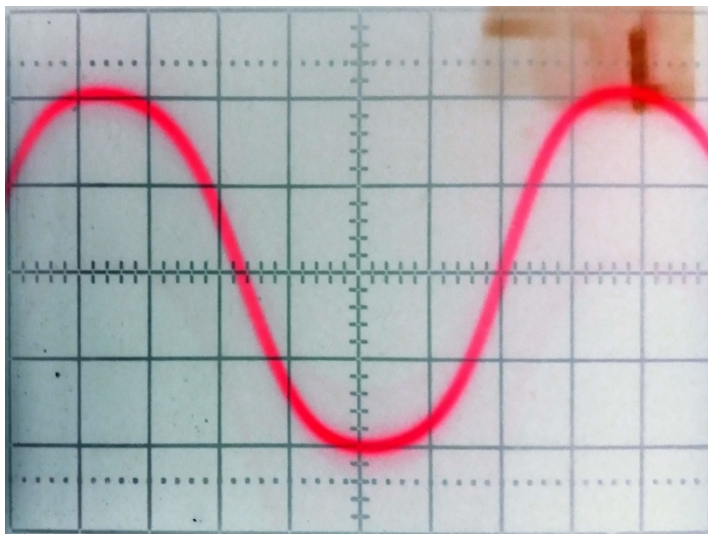
$$f = 266 \text{ Hz}$$

6.2 Vstupní dělič

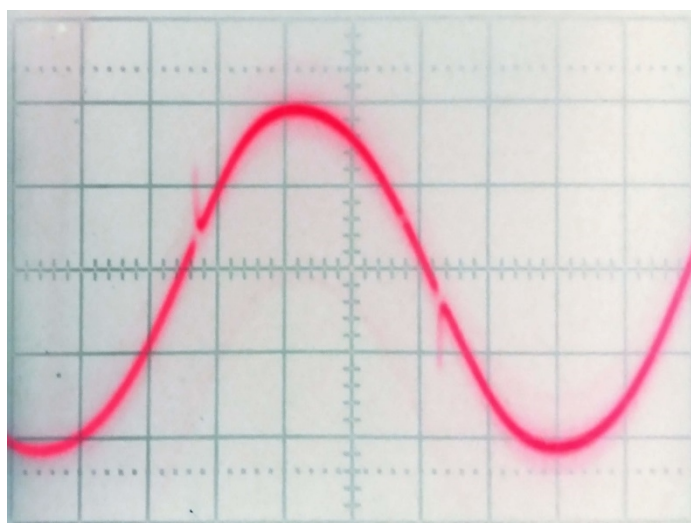
Byla zde ověřována funkce zesilovačů řízených napětím ve vyrovnaném stavu (rezistory v děliči 1:1) a následně rozhození můstku v poměru 1:10/10:1. Zrcadlové kombinace se ukázaly jako totožné. Na měření nemá vliv, zda můstek rozvažujeme kladně nebo záporně, a tedy zesilovače G_1 a G_2 pracují totožně.



Obrázek 6.2 Časový průběh výstup_G1 při odporech 1:1 (50 mV/div, 0,5 ms/div)



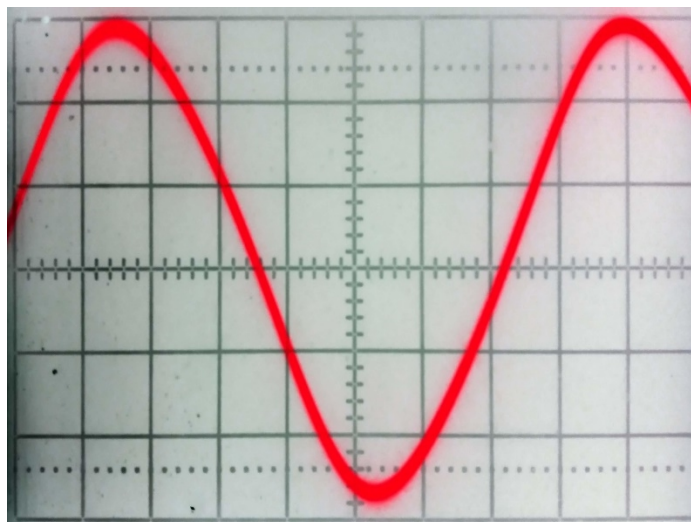
Obrázek 6.3 Časový průběh výstup_G1 při odporech 10:1 (50 mV/div, 0,5 ms/div)



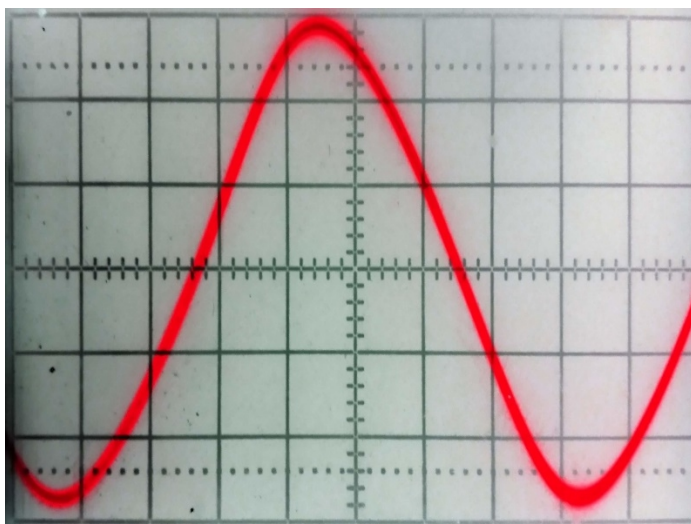
Obrázek 6.4 Časový průběh výstup_G2 při odporech 10:1 (50 mV/div, 0,5 ms/div)

6.3 Lock-in zesilovač

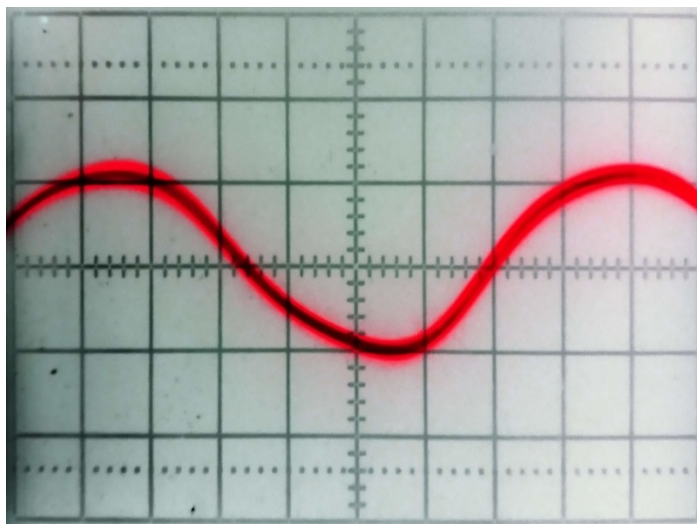
Byl měřen ve třech režimech, kdy ΔR je větší, menší nebo se blíží k nule. Pro tyto průběhy byly zobrazeny průběhy vstupního a výstupního signálu. Bylo zjištěno, že na vstupu, a tedy ani na výstupu nedochází k prolnutí nuly a tím skokové změny fáze signálu o 180° . Signál se nejdříve zmenšuje na úroveň, kdy již nemění svoji amplitudu, ale mění svoji fázi, která po otočení o 180° se ustálí a začne se opět zvyšovat amplituda signálu, který je v protifázi oproti referenčnímu signálu. Tato skutečnost neovlivňuje měření z důvodu, že se vytvoří symetrický signál, který je v integračním článku za lock-in zesilovačem navzájem kompenzován a tím vyrušen.



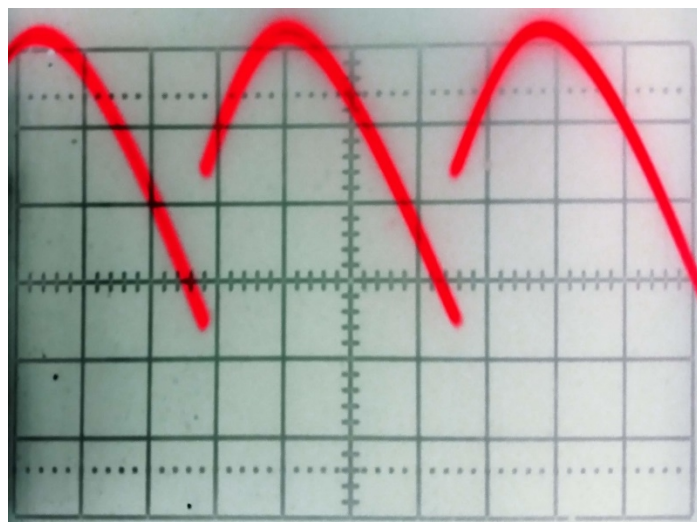
Obrázek 6.5 Vstup lock-in zesilovače při $\Delta R > 0$ (1 V/div, 0,5 ms/div)



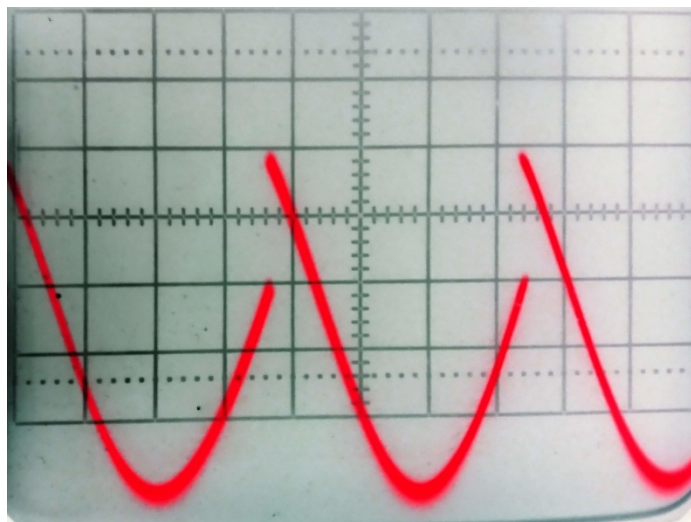
Obrázek 6.6 Vstup lock-in zesilovače při $\Delta R < 0$ (1 V/div, 0,5 ms/div)



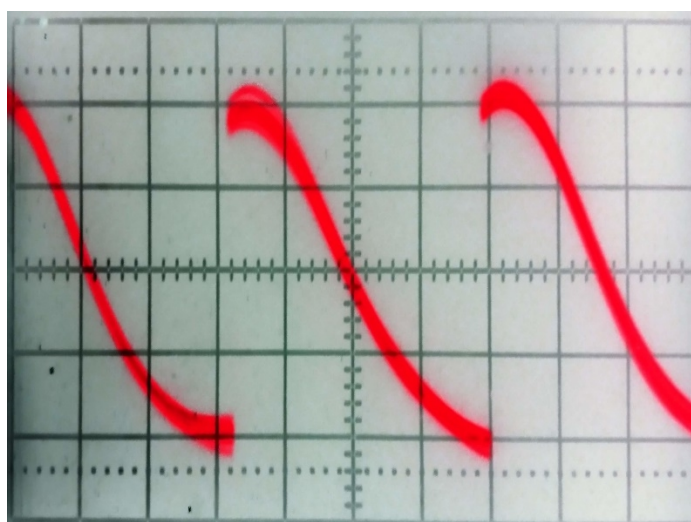
Obrázek 6.7 Vstup lock-in zesilovače při $\Delta R = 0$ (1 V/div, 0,5 ms/div)



Obrázek 6.8 Výstup z lock-in zesilovače při $\Delta R > 0$ (2 V/div, 0,5 ms/div)



Obrázek 6.9 Výstup z lock-in zesilovače při $\Delta R < 0$ (2 V/div, 0,5 ms/div)



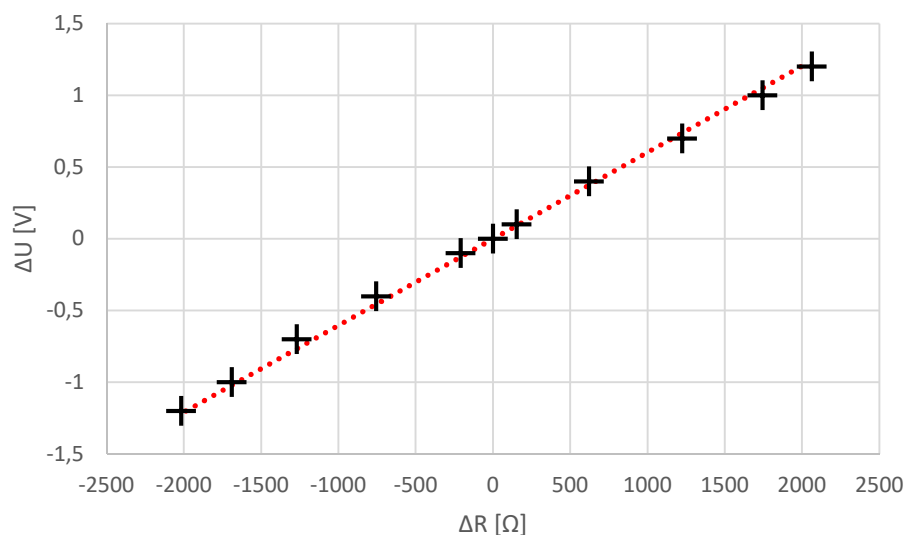
Obrázek 6.10 Výstup z lock-in zesilovače při $\Delta R = 0$ (2 V/div, 0,5 ms/div)

6.4 Měření změny odporu

Měření bylo provedeno na dvou odporech 470 k Ω a 1,5 M Ω . K odporu R_{senz} byl sériově připojen proměnný odpor, který měl na začátku měření a vyvážení obvodu poloviční hodnotu odporu. Jelikož je vyvažování vázáno na skokové úrovni DA převodníku, nelze dosáhnout ideálního vyvážení můstku, proto následně lehkým doladěním proměnného odporu byla nastavena na výstupu 0 a hodnota proměnného odporu byla zaznamenána jako $\Delta R_{\text{měř}} = 0$, z níž následně bylo vycházeno. Stejným způsobem bylo postupováno při hledání dalších zaznamenaných úrovní napětí na výstupu. Hodnota odporu byla odečítána pomocí multimetr UNI-T UT33A SN: 814010308.

Tabulka 6.1 Měření změny odporu pro $R = 1,5 \text{ M}\Omega$

$U [\text{V}]$	$\Delta R_{\text{měř}} [\Omega]$	$\Delta R_{\text{teor}} [\Omega]$
-1,2	-2018	-1988
-1	-1690	-1657
-0,7	-1270	-1160
-0,4	-756	-663
-0,1	-210	-166
0	0	0
0,1	153	166
0,4	620	663
0,7	1223	1161
1	1744	1659
1,2	2063	1992

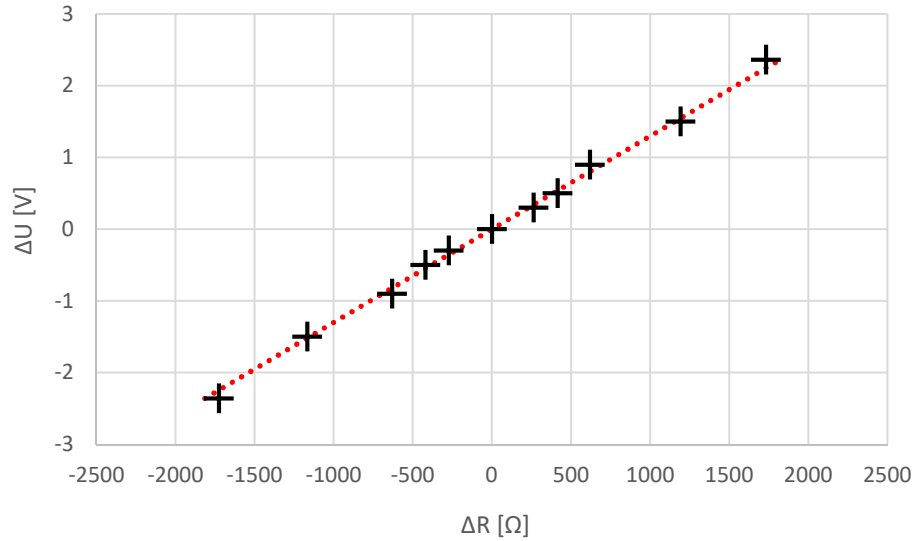


Obrázek 6.11 Změna výstupního napětí na změně odporu při $R = 1,5 \text{ M}\Omega$ (červená = teoretická hodnota)

Tabulka 6.2 Měření změny odporu pro $R = 470 \text{ k}\Omega$

$U [\text{V}]$	$\Delta R_{\text{měř}} [\Omega]$	$\Delta R_{\text{teor}} [\Omega]$
-2,36	-1725	-1815
-1,5	-1167	-1154
-0,9	-631	-693
-0,5	-420	-385
-0,3	-273	-231
0	0	0
0,3	264	231

0,5	416	385
0,9	620	693
1,5	1193	1156
2,36	1733	1820



Obrázek 6.12 Změna výstupního napětí na změně odporu při $R = 470 \text{ k}\Omega$ (červená = teoretická hodnota)

Rovnice pro výpočet R_{teor} :

$$V_c = -0,2 \cdot \frac{G}{65535} \cdot 5 - 0,414, \quad (6.1)$$

$$Au_G = 10^{\frac{-40 \cdot (V_c + 1)}{20}}, \quad (6.2)$$

$$\Delta R_{\text{teor}} = \frac{(-Au_{G1} - Au_{G2}) \cdot U_{\text{ref}} \cdot R_{\text{ref}}}{\frac{\Delta U}{Au} - Au_{G1} \cdot U_{\text{ref}}} - \frac{(-Au_{G1} - Au_{G2}) \cdot U_{\text{ref}} \cdot R_{\text{ref}}}{-Au_{G1} \cdot U_{\text{ref}}}, \quad (6.3)$$

$$\Delta R_{\text{teor}} = \frac{(-Au_{G1} - Au_{G2}) \cdot 1,5 \cdot 10^6}{\frac{\Delta U}{5968} - Au_{G1} \cdot 1,5} - \frac{(-Au_{G1} - Au_{G2}) \cdot 1,5 \cdot 10^6}{-Au_{G1} \cdot 1,5}, \quad (6.4)$$

kde první rovnice reprezentuje převod 16bitového čísla G_1 a G_2 na napětí V_c , z nějž se určí zesílení jednotlivých zesilovačů řízených napětím. Toto zesílení představuje nastavení měřicího přístroje, který je ve vyváženém stavu.

7 ZÁVĚR

Hlavním cílem bakalářské práce bylo seznámení s možnostmi eliminace rušivých signálů, které znehodnocují měření velmi malých signálů, které jsou pod úrovní šumu. Bylo zjištěno, že pouhé stínění pro zabránění přenosu rušení prostřednictvím vyzařování je nedostačující. Šum je generován i v rámci samotného elektrického obvodu na základě špatného návrhu, ale i vlivem použití špatných součástek, které nejsou zhotoveny v nízkošumové variantě.

Tyto nabyté poznatky byly využity k výrobě vlastního přístroje pro měření velmi malých změn odporu, který je postaven na principu lock-in zesilovače. Tento princip je založen na uzamknutí referenční frekvence. Jelikož měřicí obvod reaguje na změny hodnot na měřeném rezistoru synchronně, pak dokážeme odstranit nežádoucí rušení, které se vyskytuje v obvodu náhodně a díky tomu je jeho velká část vykompenzována. Pro zabránění rušení přenášéném po vedení bylo rozhodnuto, že měřicí přístroj bude napájen pomocí akumulátoru. Obvod byl rozdělen na dva samostatné systémy. První z nich je analogová část obvodu, která zajišťuje zpracování vstupního signálu. Tato část se vyrobí se stínícím krytem, který eliminuje přenos rušení vyzařováním. Druhá část je tvořena digitální částí, která má za úkol zpracování hodnot získaných z analogové části. Komunikace mezi oběma deskami plošných spojů probíhá prostřednictvím SPI, mezi velkou výhodou této sběrnice patří, že vysílá synchronizační impulzy v podobě hodinového signálu pouze při komunikaci mezi zařízeními. Tato skutečnost výrazně snižuje rušení, které se do analogové části dostává přes vedení.

Na hotovém výrobku bylo provedeno měření za účelem ověření jeho správné funkce. Mezi neočekávané skutečnosti patří postupné posouvání fáze vstupního signálu do lock-zesilovače znázorněné na obrázku 6.7. Z obrázku 6.7 je také patrné, že toto posouvání fáze signálu je uskutečněno při vysokých hodnotách napětí $U_{p-p} = 2 \text{ V}$. Tato skutečnost se neukázala zásadní pro funkčnost celého obvodu. Na obrázku 6.10 je zobrazen výstupní průběh z lock-in zesilovače při vyváženém můstku. Je patrné, že vlivem posunutí fáze o 90° je výsledné střední napětí nulové. Toto střední neboli stejnosměrné napětí je výsledkem dolní propusti, která je připojena na výstupu lock-in zesilovače..

Při praktickém měření na odporu $1,5 \text{ M}\Omega$ byla z obrázku 6.11 určena citlivost měřicího přístroje na $0,6 \text{ mV}/\Omega$. Při druhém měření na odporu $470 \text{ k}\Omega$ byla z obrázku 6.12 určena citlivost měřicího přístroje na $1,3 \text{ mV}/\Omega$. Při maximální chybovosti AD převodníku udávané na $\pm 3 \text{ LSB}$, což odpovídá $0,6 \text{ mV}$, se pohybujeme v řádech 10^{-6} . Ostatní kombinace vzhledem k vysokému počtu dostupných kombinací výběru zesílení G1 a G2 nebyly realizovány.

LITERATURA

- [1] *Rušení a odrušení*. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2019 [cit. 2019-12-06]. Dostupné z: https://cs.wikipedia.org/wiki/Ru%C5%A1en%C3%AD_a_odru%C5%A1en%C3%AD
- [2] KOČMAN, Stanislav. *Druhy rušení* [online]. Ostrava: Vysoká škola báňská - Technická univerzita Ostrava, 2011. [cit. 2019-12-06]. Dostupné z: http://feil.vsb.cz/kat420/vyuka/FEI/EMC/sylaby/2_Druhy_elektromagnetického_ruseni.pdf
- [3] *Elektronický šum*. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2019 [cit. 2019-12-06]. Dostupné z: https://cs.wikipedia.org/wiki/Elektronick%C3%BD_%C5%A1um
- [4] *Růžový šum*. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2019 [cit. 2019-12-06]. Dostupné z: https://cs.wikipedia.org/wiki/R%C5%AF%C5%BEov%C3%BD_%C5%A1um
- [5] JELÍNEK, Petr. *Měřicí modul s číslicovým zpracováním signálu*. Praha: České vysoké učení technické, 2015. Diplomová práce. Vedoucí práce: doc. Ing. Jan Fischer, CSc
- [6] JELÍNEK, Petr. *Měřicí jednotka pro synchronní distribuovaný systém*. Praha: České vysoké učení technické, 2013. Bakalářská práce. Vedoucí práce: doc. Ing. Jan Fischer, CSc
- [7] ĎAŇO, Jaroslav. *Koherentní demodulace a její využití v měřicí technice*. [online] Praha: České vysoké učení technické, 2011. [cit. 16.11.2019]. Dostupné z: http://www.crr.vutbr.cz/system/files/brozura_08_1111.pdf.
- [8] ŠEVČÍK, Hynek. *Lock-in zesilovač*. Docplayer [online]. 2017 [cit. 2019-11-24]. Dostupné z: <https://docplayer.cz/46205280-4-lock-in-zesilovace.html>
- [9] ĎAŇO, Stanislav. *Měřicí obvody indukčních průtokoměrů*. Automa [online]. 2005, (11) [cit. 2019-11-24]. Dostupné z: https://automa.cz/cz/casopis-clanky/merici-obvody-indukcnich-prutokomeru-cast-1-2005_11_30787_2438/
- [10] Analog Devices. *AD630* [online]. Rev. C, 2000 [cit. 2019-12-01]. Dostupný z: <https://pdf1.alldatasheet.com/datasheet-pdf/view/48099/AD/AD630.html>
- [11] ALL ABOUT ELECTRONICS. *Op-Amp: CMRR (Common Mode Rejection Ratio) Explained (with example)*. YouTube [online]. 2018 [cit. 2019-12-04]. Dostupné z: <https://www.youtube.com/watch?v=hpCu3HbAiWg>
- [12] *Vlastnosti operačních zesilovačů*. In: Samoweb [online]. [cit. 2019-12-06]. Dostupné z: <http://www.samoweb.wz.cz/elektronika/opzes1/opzes1.htm>
- [13] Standord Research Systems. *Model SR830* [online]. Rev. 2.5, 2011 [cit. 12.12.2019]. Dostupný z: <https://www.thinksrs.com/downloads/pdfs/manuals/SR830m.pdf>
- [14] *Teplotní součinitel elektrického odporu*. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2019 [cit. 2019-12-12]. Dostupné z: https://cs.wikipedia.org/wiki/Teplotn%C3%AD_sou%C4%8Dinitel_elektrick%C3%A9ho_odporu
- [15] *Wien Bridge Sine Wave Oscillator / Generator*. Electronics notes [online]. [cit. 2020-06-02]. Dostupné z: https://www.electronics-notes.com/articles/analogue_circuits/operational-amplifier-op-amp/wien-bridge-sine-wave-oscillator-generator.php

- [16] Texas Instruments. *OPA627U* [online]. Rev. A, 2015 [cit. 2020-06-02]. Dostupný z: <https://www.ti.com/lit/ds/symlink/opa627.pdf?ts=1591102220920>
- [17] Texas Instruments. *VCA810* [online]. 2015 [cit. 2020-06-02]. Dostupný z: <http://www.ti.com/lit/ds/symlink/vca810.pdf?ts=1591201414452>
- [18] Analog Devices. *AD620* [online]. Rev. H, 2011 [cit. 2020-06-02]. Dostupný z: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD620.pdf>
- [19] *Sallen–Key topology*. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2020 [cit. 2020-06-02]. Dostupné z: https://en.wikipedia.org/wiki/Sallen%E2%80%93Key_topology
- [20] Analýza analogových kmitočtových filtrů v časové oblasti v prostředí systému MATLAB. *Elektrorevue* [online]. 2005 [cit. 2020-06-03]. Dostupné z: <http://www.elektrorevue.cz/clanky/05018/index.html>
- [21] Analog Devices. *AD7683* [online]. Rev. B, 2016 [cit. 2020-06-02]. Dostupný z: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD7683.pdf>
- [22] Analog Devices. *AD5689R/AD5687R* [online]. Rev. C, 2019 [cit. 2020-06-02]. Dostupný z: https://www.analog.com/media/en/technical-documentation/data-sheets/AD5689R_5687R.pdf
- [23] Peak Detection Circuits. *Elliott Sound Products* [online]. 2017 [cit. 2020-06-03]. Dostupné z: <https://sound-au.com/appnotes/an014.htm>
- [24] Sample and Hold. *Schmitzbits* [online]. [cit. 2020-06-03]. Dostupné z: <https://www.schmitzbits.de/sah.html>
- [25] Texas Instruments. *REF02* [online]. 2005 [cit. 2020-06-02]. Dostupný z: <https://www.ti.com/lit/ds/symlink/ref02.pdf?ts=1591203815862>
- [26] SanDuino MicroPro. *Santy* [online]. [cit. 2020-06-03]. Dostupné z: <https://www.santy.cz/arduino-c2/arduino-pro-micro-atmega32u4-i100/>
- [27] *Serial Peripheral Interface*. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2020 [cit. 2020-06-02]. Dostupné z: https://cs.wikipedia.org/wiki/Serial_Peripheral_Interface
- [28] *I²C*. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2020 [cit. 2020-06-02]. Dostupné z: <https://cs.wikipedia.org/wiki/I%C2%B2C>

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

<i>KD</i>	Koherentní demodulátor.
<i>DP</i>	Dolní propust.
<i>OZ</i>	Operační zesilovač.
<i>IO</i>	Integrovaný obvod
<i>TKR</i>	Teplotní koeficient odporu
CMRR	Common Mode Rejection Ratio, činitel potlačení souhlasného signálu.
EMC	Electromagnetic compatibility, elektromagnetická kompatibilita.

SEZNAM OBRÁZKŮ

Obrázek 2.1	Rozkreslení fázoru měřeného signálu V [7]	4
Obrázek 2.2	Blokové schéma analogového lock-in zesilovače [7]	5
Obrázek 2.3	Heterodynní filtrace [7]	6
Obrázek 2.4	Časové průběhy napětí na koherentním demodulátoru [8]	7
Obrázek 2.5	Přenosová charakteristika reálného koherentního demodulátoru [8]	8
Obrázek 2.6	Závislost potlačení souhlasného signálu na frekvenci u <i>OZ</i> [11]	9
Obrázek 3.1	Funkční blokové schéma obvodu AD630 [10]	11
Obrázek 3.2	Zapojení AD630 pro dosažení symetrického zesílení ± 2 [10]	12
Obrázek 4.1	Schéma pro měření <i>TKR</i>	14
Obrázek 5.1	Blokové schéma měřicího přístroje	16
Obrázek 5.2	Schéma sinusového generátoru [15]	17
Obrázek 5.3	Časový průběh referenčního signálu.....	18
Obrázek 5.4	Schéma vstupního děliče	18
Obrázek 5.5	Schéma vstupního filtru [19]	20
Obrázek 5.6	Amplitudová kmitočtová charakteristika vstupního filtru	21
Obrázek 5.7	Fázová kmitočtová charakteristika vstupního filtru.....	21
Obrázek 5.8	Závislost fáze na frekvenci při $\Delta R > 0$ na vstupech AD630 (červená =	

	vstupní signál lock-in zesilovače, zelená = referenční signál).....	22
Obrázek 5.9	Závislost fáze na frekvenci při $\Delta R < 0$ na vstupech AD630 (červená = vstupní signál lock-in zesilovače, zelená = referenční signál).....	23
Obrázek 5.10	Porovnání časových průběhů na AD630 při $\Delta R > 0$ (červená = vstupní signál lock-in zesilovače, zelená = referenční signál, modrá = výstup z AD630).....	23
Obrázek 5.11	Schéma dolní propusti	24
Obrázek 5.12	Kmitočtová charakteristika dolní propusti.....	24
Obrázek 5.13	Schéma zapojení AD převodníku	25
Obrázek 5.14	Schéma DA převodníku.....	26
Obrázek 5.15	Závislost řídicího napětí V_c na napětí z DA převodníku.....	27
Obrázek 5.16	Schéma obvodu pro nastavení zesílení G_1 [23]	28
Obrázek 5.17	Schéma obvodu pro nastavení zesílení G_2 [24]	28
Obrázek 5.18	Časové průběhy signálů u ochrany 1 (vrchní zelená = vstupní signál peak detektoru, vrchní červená = uložený signál v peak detektoru, spodní zelená = signál pro mikrokontrolér o překročení požadované hodnoty, spodní červená = hodnota přivedena na tranzistor Q_1).....	29
Obrázek 5.19	Časové průběhy signálů v ochraně 2, při $\Delta R > 0$ (vrchní zelená = výstup z přístrojového zesilovače, vrchní červená = navzorkovaný signál, prostřední zelená = vzorkovací impulzy, prostřední červená = signál pro mikrokontrolér, spodní zelená = výstup G_1 , spodní červená = nastavená referenční hodnota pro vzorek).....	30
Obrázek 5.20	Časové průběhy signálů v ochraně 2, při $\Delta R < 0$ (vrchní zelená = výstup z přístrojového zesilovače, vrchní červená = navzorkovaný signál, prostřední zelená = vzorkovací impulzy, prostřední červená = signál pro mikrokontrolér, spodní zelená = výstup G_1 , spodní červená = nastavená referenční hodnota pro vzorek).....	31
Obrázek 5.21	Schéma napájecí části obvodu	32
Obrázek 5.22	Rozložení vývodů Arduino Leonardo Pro micro [26]	33
Obrázek 5.23	Schéma přizpůsobení logických úrovní pro AD převodník.....	33
Obrázek 5.24	Časové průběhy signálů v obvodu pro přizpůsobení logické úrovně (vrchní zelený = výstup z AD převodníku, vrchní červený = vstup do mikrokontroléru, spodní zelený = výstup z mikrokontroléru, spodní červený = vstup do AD převodníku).....	33
Obrázek 5.25	Časové průběhy signálů v převodníku pro vynulování peak detektoru (zelená = výstup z mikrokontroléru, červená = vstup do GATE tranzistoru Q_2).....	34
Obrázek 5.26	Zapojení SPI sběrnice [27]	35
Obrázek 5.27	Časový průběh na I2C sběrnici [28]	35

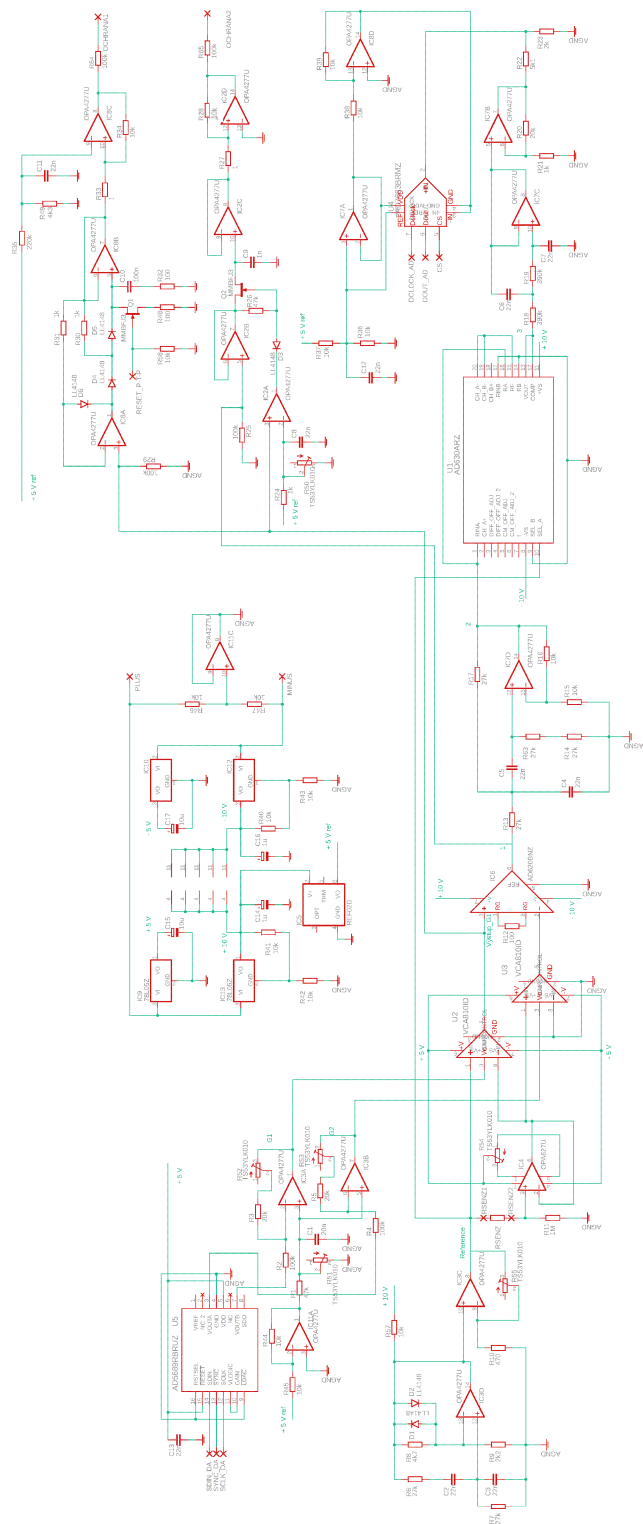
Obrázek 6.1	Časový průběh sinusového generátoru (1 V/div, 0,5 ms/div).....	36
Obrázek 6.2	Časový průběh výstup_G1 při odporech 1:1 (50 mV/div, 0,5 ms/div)...	37
Obrázek 6.3	Časový průběh výstup_G1 při odporech 10:1 (50 mV/div, 0,5 ms/div).	37
Obrázek 6.4	Časový průběh výstup_G2 při odporech 10:1 (50 mV/div, 0,5 ms/div).	37
Obrázek 6.5	Vstup lock-in zesilovače při $\Delta R > 0$ (1 V/div, 0,5 ms/div)	38
Obrázek 6.6	Vstup lock-in zesilovače při $\Delta R < 0$ (1 V/div, 0,5 ms/div)	38
Obrázek 6.7	Vstup lock-in zesilovače při $\Delta R = 0$ (1 V/div, 0,5 ms/div)	39
Obrázek 6.8	Výstup z lock-in zesilovače při $\Delta R > 0$ (2 V/div, 0,5 ms/div).....	39
Obrázek 6.9	Výstup z lock-in zesilovače při $\Delta R < 0$ (2 V/div, 0,5 ms/div).....	40
Obrázek 6.10	Výstup z lock-in zesilovače při $\Delta R = 0$ (2 V/div, 0,5 ms/div).....	40
Obrázek 6.11	Změna výstupního napětí na změně odporu při $R = 1,5 \text{ M}\Omega$ (červená = teoretická hodnota)	41
Obrázek 6.12	Změna výstupního napětí na změně odporu při $R = 470 \text{ k}\Omega$ (červená = teoretická hodnota)	42

SEZNAM TABULEK

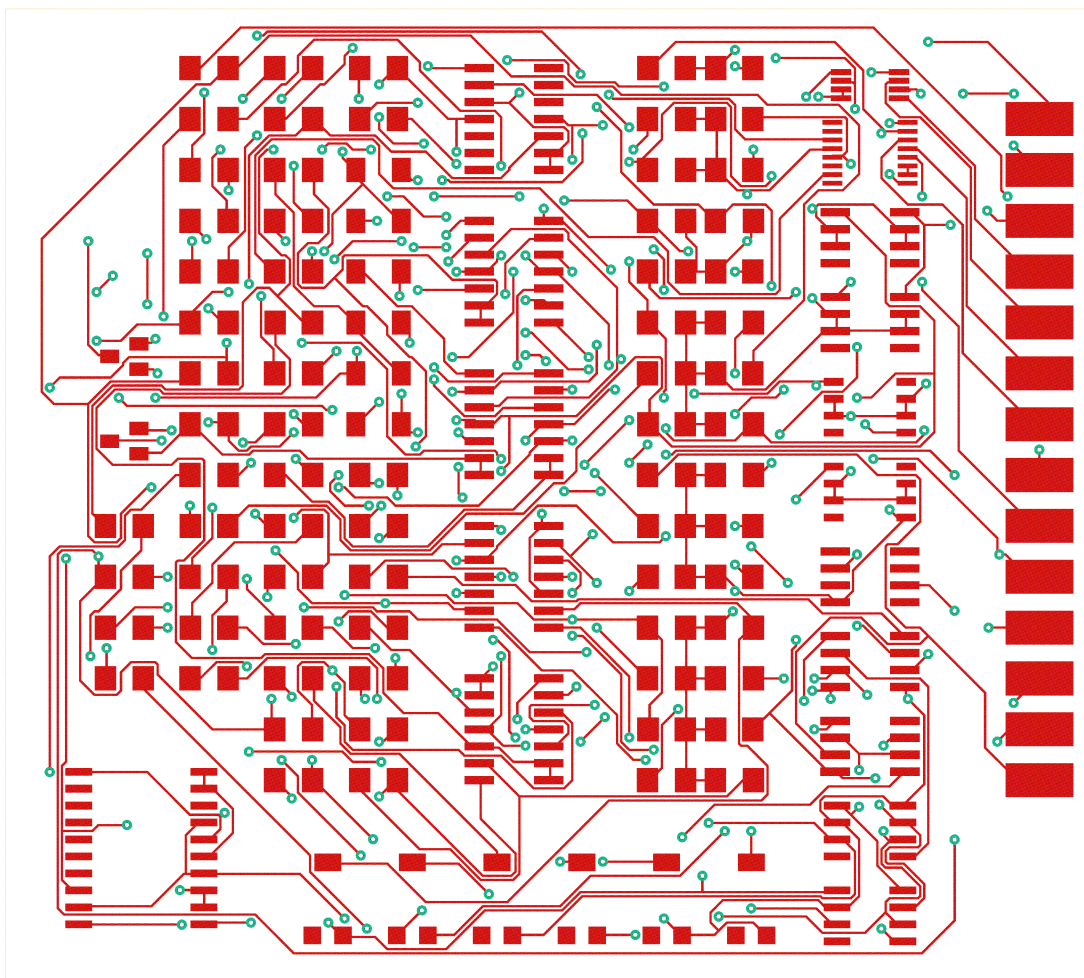
Tabulka 4.1	Naměřené a vypočtené hodnoty pro zjištění TKR.....	14
Tabulka 4.2	Měření vnitřního oscilátoru lock-in zesilovače	15
Tabulka 6.1	Měření změny odporu pro $R = 1,5 \text{ M}\Omega$	41
Tabulka 6.2	Měření změny odporu pro $R = 470 \text{ k}\Omega$	41

A NÁVRH ZAŘÍZENÍ

A.1 Obvodové řešení analogové části obvodu

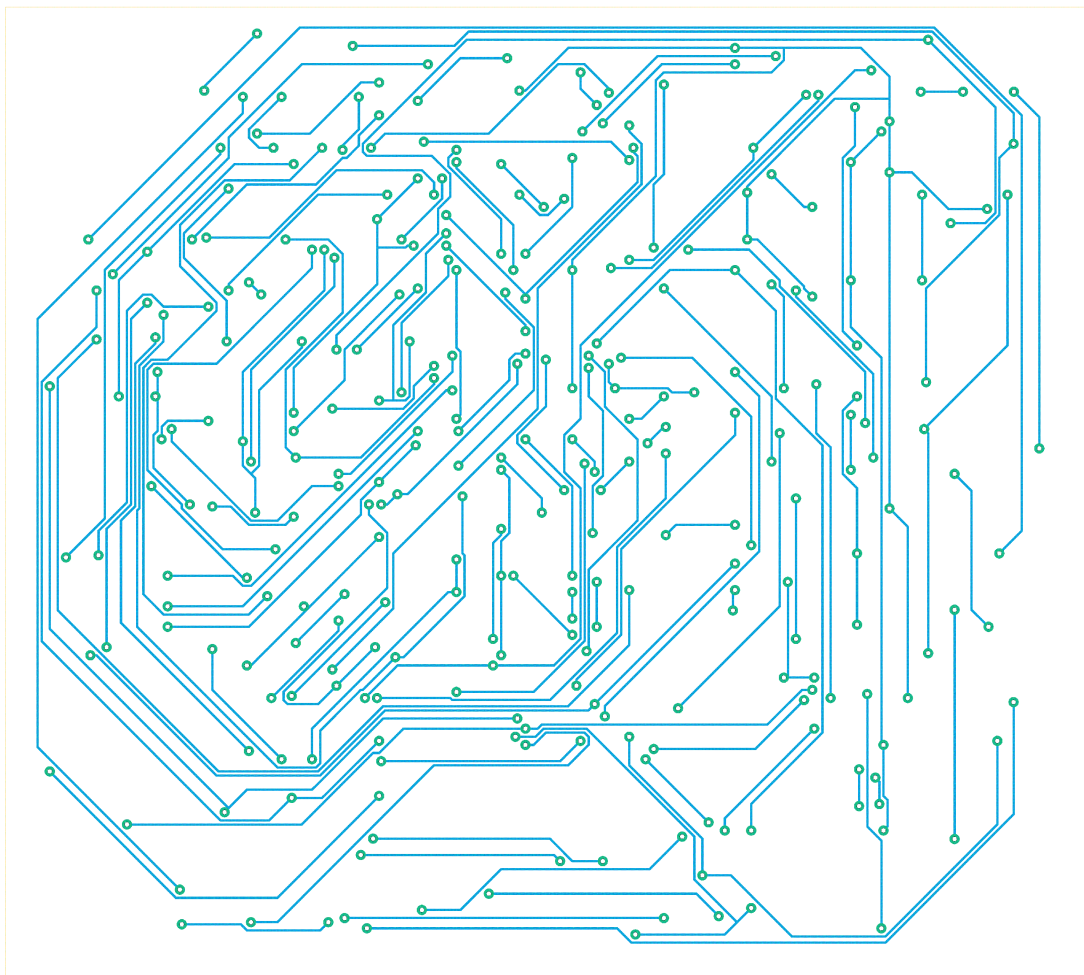


A.2 Deska plošného spoje analogové části obvodu – top (strana součástek)



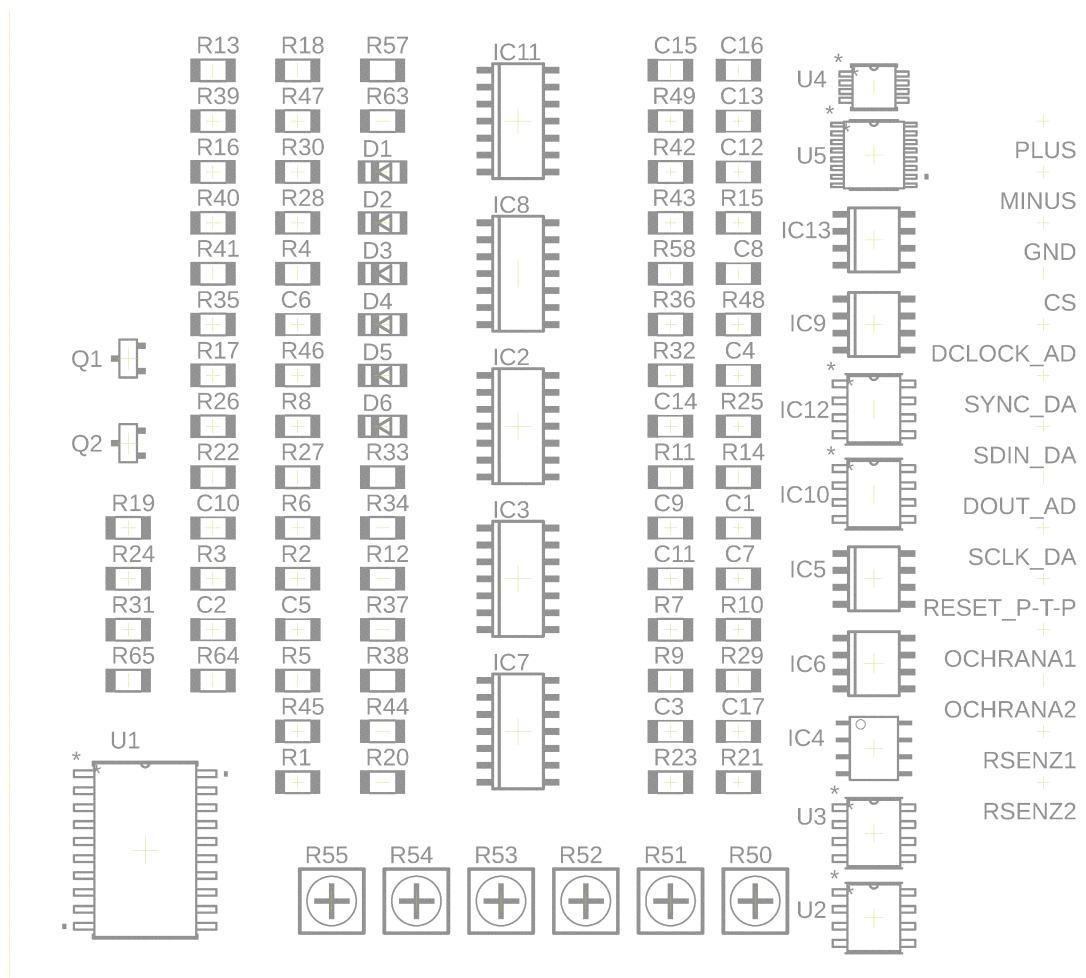
Rozměr desky (výška x šířka) 73 x 81,5 [mm], měřítko M1,77:1

A.3 Deska plošného spoje analogové části obvodu – bottom (strana spojů)



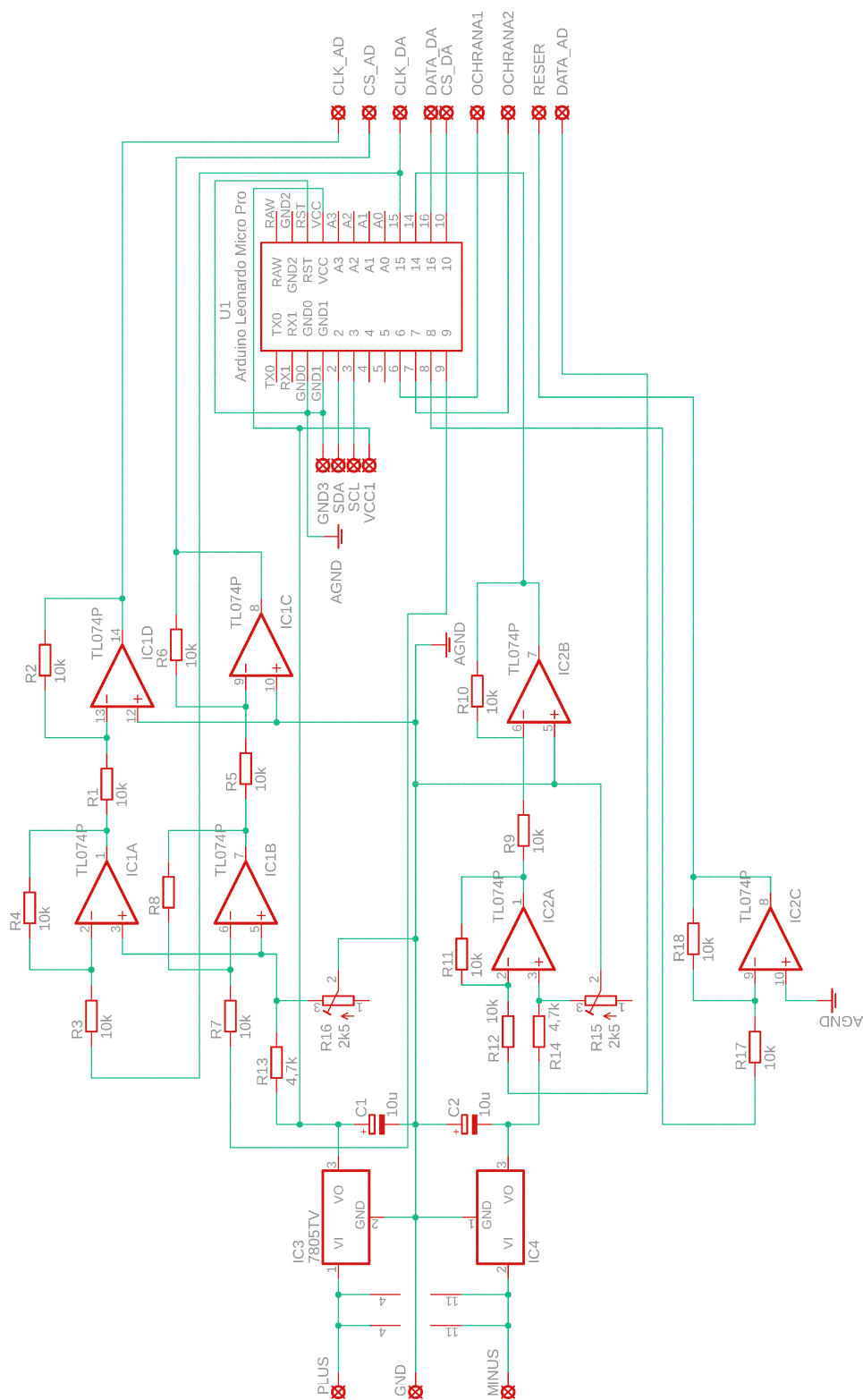
Rozměr desky (výška x šířka) 73 x 81,5 [mm], měřítko M1,77:1

A.4 Osazovací plán analogové části obvodu

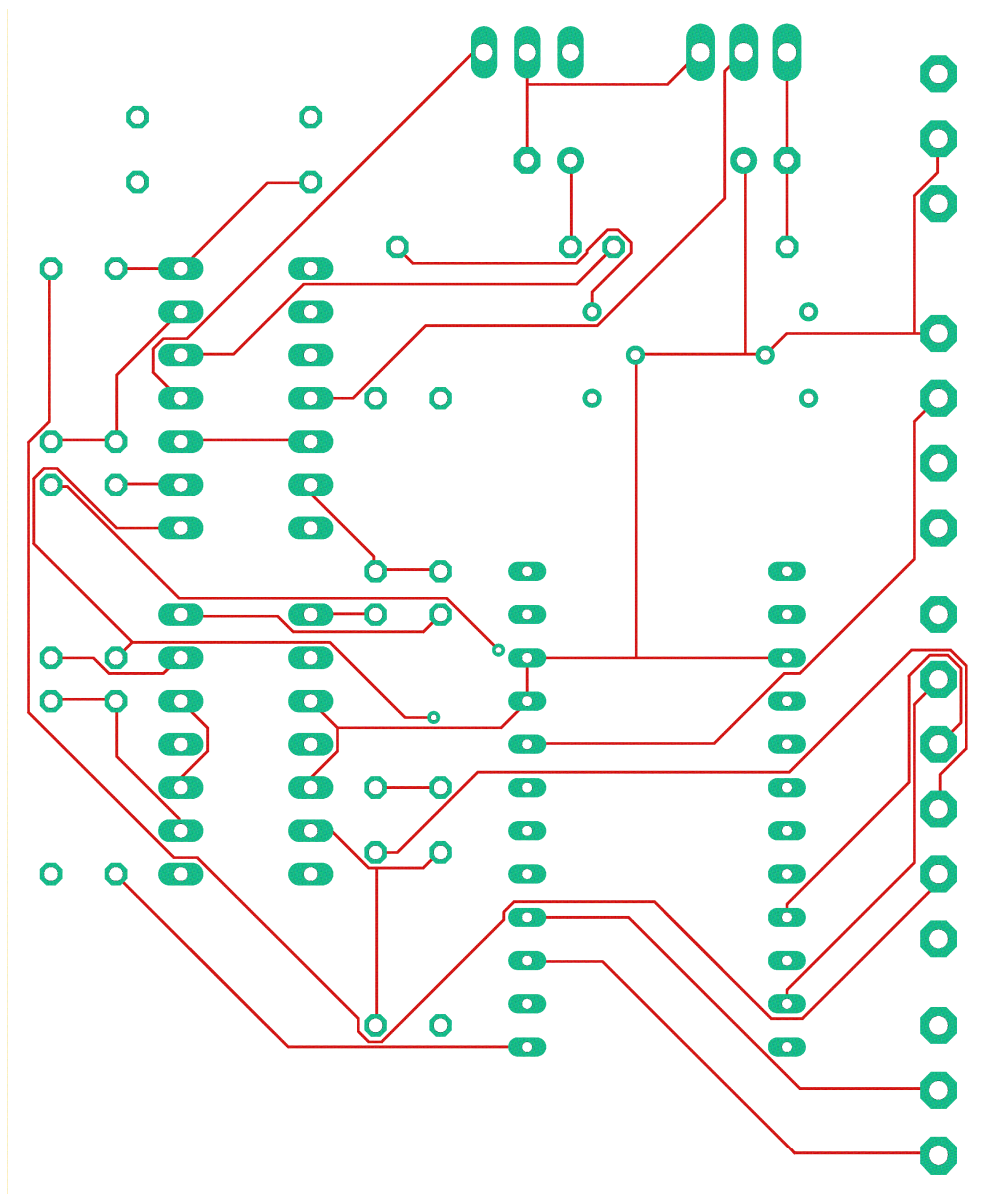


Rozměr desky (výška x šířka) 73 x 81,5 [mm], měřítko M1,77:1

A.5 Obvodové řešení digitální části obvodu

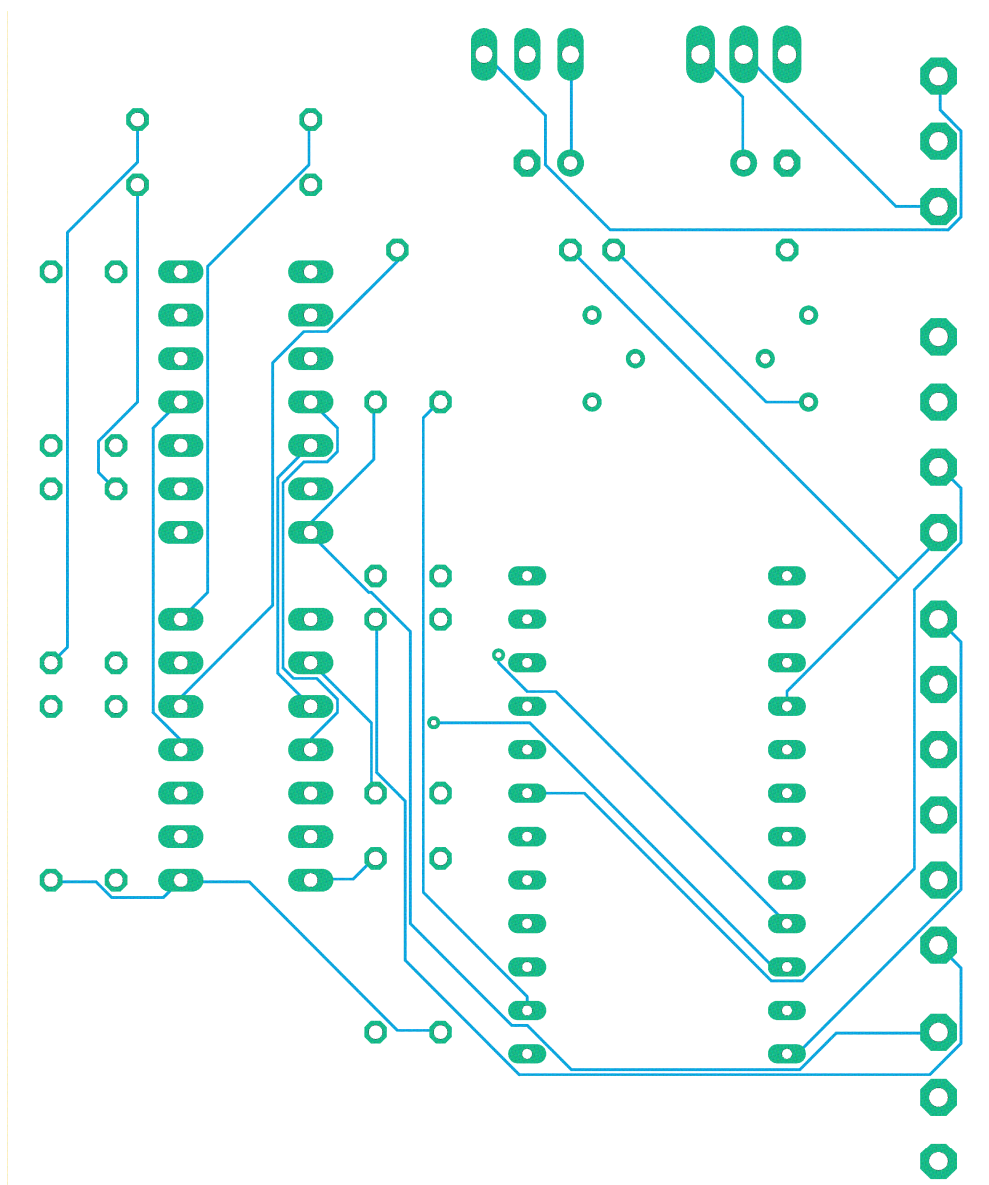


A.6 Deska plošného spoje digitální části obvodu – top (strana součástek)



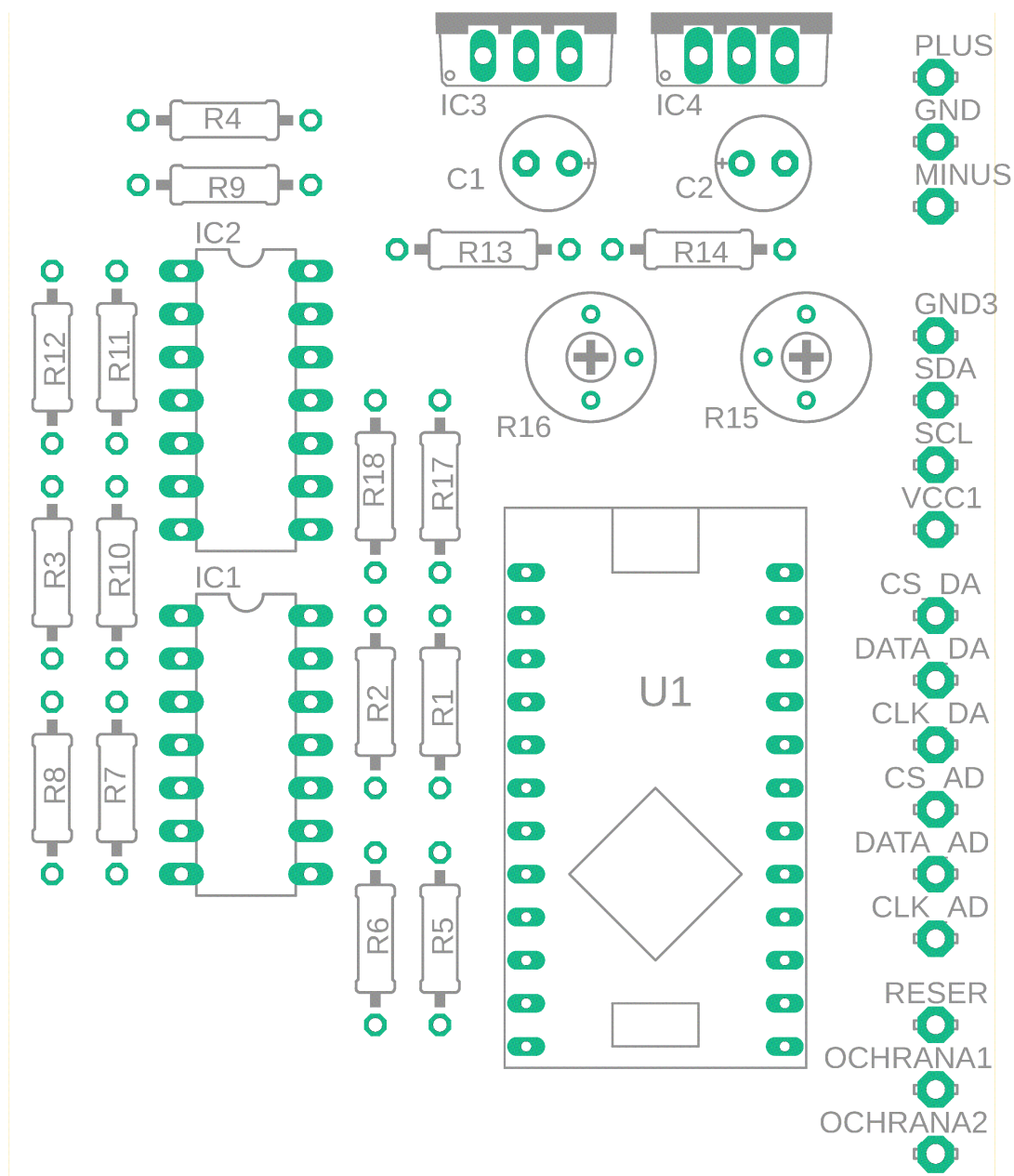
Rozměr desky (výška x šířka) 69,8 x 58,1 [mm], měřítko M2,25:1

A.7 Deska plošného spoje digitální části obvodu – bottom (strana spojů)



Rozměr desky (výška x šířka) 69,8 x 58,1 [mm], měřítko M2,25:1

A.8 Osazovací plán digitální části obvodu



Rozměr desky (výška x šířka) 69,8 x 58,1 [mm], měřítko M2,25:1

B SEZNAM SOUČÁSTEK

B.1 Analogová část

Označení	Hodnota	Pouzdro	Popis
C1	20n	C1206	Keramický kondenzátor
C2	22n	C1206	Keramický kondenzátor
C3	22n	C1206	Keramický kondenzátor
C4	20n	C1206	Keramický kondenzátor
C5	20n	C1206	Keramický kondenzátor
C6	20n	C1206	Keramický kondenzátor
C7	20n	C1206	Keramický kondenzátor
C8	20n	C1206	Keramický kondenzátor
C9	1n	C1206	Keramický kondenzátor
C10	100n	C1206	Keramický kondenzátor
C11	20n	C1206	Keramický kondenzátor
C12	20n	C1206	Keramický kondenzátor
C13	20n	C1206	Keramický kondenzátor
C14	1u	C1206	Keramický kondenzátor
C15	1u	C1206	Keramický kondenzátor
C16	1u	C1206	Keramický kondenzátor
C17	1u	C1206	Keramický kondenzátor
D1	LL4148	SOD80C	Usměřňovací dioda
D2	LL4148	SOD80C	Usměřňovací dioda
D3	LL4148	SOD80C	Usměřňovací dioda
D4	LL4148	SOD80C	Usměřňovací dioda
D5	LL4148	SOD80C	Usměřňovací dioda
D6	LL4148	SOD80C	Usměřňovací dioda
IC2	OPA4277U	SO14	4x operační zesilovač
IC3	OPA4277U	SO14	4x operační zesilovač
IC4	OPA627U	SO8	Operační zesilovač
IC5	REF02D	SO8	Referenční zdroj 5 V
IC6	AD620BNZ	SO8	Přístrojový zesilovač
IC7	OPA4277U	SO14	4x operační zesilovač
IC8	OPA4277U	SO14	4x operační zesilovač
IC9	78L05SMD	SO08	Lineární regulátor 5 V
IC10	LM79L05ACM/NOPB	M08A_TEX	Lineární regulátor -5 V
IC11	OPA4277U	SO14	4x operační zesilovač
IC12	LM79L05ACM/NOPB	M08A_TEX	Lineární regulátor -5 V
IC13	78L05SMD	SO08	Lineární regulátor 5 V
Q1	MMBFJ3	SOT23	Unipolární tranzistor
Q2	MMBFJ3	SOT23	Unipolární tranzistor

R1	47k	R1206	SMD rezistor
R2	100k	R1206	SMD rezistor
R3	20k	R1206	SMD rezistor
R4	100k	R1206	SMD rezistor
R5	20k	R1206	SMD rezistor
R6	27k	R1206	SMD rezistor
R7	27k	R1206	SMD rezistor
R8	4k7	R1206	SMD rezistor
R9	2k2	R1206	SMD rezistor
R10	470	R1206	SMD rezistor
R11	1M	R1206	SMD rezistor
R12	100	R1206	SMD rezistor
R13	27k	R1206	SMD rezistor
R14	27k	R1206	SMD rezistor
R15	10k	R1206	SMD rezistor
R16	10k	R1206	SMD rezistor
R17	27k	R1206	SMD rezistor
R18	390k	R1206	SMD rezistor
R19	390k	R1206	SMD rezistor
R20	20k	R1206	SMD rezistor
R21	1k	R1206	SMD rezistor
R22	5k1	R1206	SMD rezistor
R23	2k	R1206	SMD rezistor
R24	220k	R1206	SMD rezistor
R25	100k	R1206	SMD rezistor
R26	47k	R1206	SMD rezistor
R27	1	R1206	SMD rezistor
R28	10k	R1206	SMD rezistor
R29	100k	R1206	SMD rezistor
R30	1k	R1206	SMD rezistor
R31	1k	R1206	SMD rezistor
R32	100	R1206	SMD rezistor
R33	1	R1206	SMD rezistor
R34	10k	R1206	SMD rezistor
R35	220k	R1206	SMD rezistor
R36	10k	R1206	SMD rezistor
R37	10k	R1206	SMD rezistor
R38	10k	R1206	SMD rezistor
R39	10k	R1206	SMD rezistor
R40	10k	R1206	SMD rezistor
R41	10k	R1206	SMD rezistor
R42	10k	R1206	SMD rezistor
R43	10k	R1206	SMD rezistor

R44	10k	R1206	SMD rezistor
R45	10k	R1206	SMD rezistor
R46	10k	R1206	SMD rezistor
R47	10k	R1206	SMD rezistor
R48	100	R1206	SMD rezistor
R49	4k3	R1206	SMD rezistor
R50	10k	RTRIM4G/J	Trimr
R51	10k	RTRIM4G/J	Trimr
R52	10k	RTRIM4G/J	Trimr
R53	10k	RTRIM4G/J	Trimr
R54	10k	RTRIM4G/J	Trimr
R55	10k	RTRIM4G/J	Trimr
R57	10k	R1206	SMD rezistor
R58	10k	R1206	SMD rezistor
R63	27k	R1206	SMD rezistor
R64	100k	R1206	SMD rezistor
R65	100k	R1206	SMD rezistor
U1	AD630ARZ	RW_20_ADI	Lock-in zesilovač
U2	VCA810ID	SO8	Napětím řízený zesilovač
U3	VCA810ID	SO8	Napětím řízený zesilovač
U4	AD7683BRMZ	RM_8_ADI	AD převodník
U5	AD5689RBRUZ	RU_16	DA převodník

B.2 Digitální část

Označení	Hodnota	Pouzdro	Popis
IC1	TL074P	DIL14	4x operační zesilovač
IC2	TL074P	DIL14	4x operační zesilovač
IC3	7805	TO220V	Lineární regulátor 5 V
IC4	7905	TO220V	Lineární regulátor -5 V
C1	10u	E2,5-6E	Elektrolytický kondenzátor
C2	10u	E2,5-6E	Elektrolytický kondenzátor
R1	10k	0207/10	Metalizovaný rezistor
R2	10k	0207/10	Metalizovaný rezistor
R3	10k	0207/10	Metalizovaný rezistor
R4	10k	0207/10	Metalizovaný rezistor
R5	10k	0207/10	Metalizovaný rezistor
R6	10k	0207/10	Metalizovaný rezistor
R7	10k	0207/10	Metalizovaný rezistor
R8	10k	0207/10	Metalizovaný rezistor
R9	10k	0207/10	Metalizovaný rezistor

R10	10k	0207/10	Metalizovaný rezistor
R11	10k	0207/10	Metalizovaný rezistor
R12	10k	0207/10	Metalizovaný rezistor
R13	4,7k	0207/10	Metalizovaný rezistor
R14	4,7k	0207/10	Metalizovaný rezistor
R15	2k5	RTRIM3339P	Trimr 2,5k
R16	2k5	RTRIM3339P	Trimr 2,5k
R17	10k	0207/10	Metalizovaný rezistor
R18	10k	0207/10	Metalizovaný rezistor
U1			Arduino Leonardo Micro Pro

C ZDROJOVÝ KÓD

```
#include <Wire.h>
#include <SPI.h>
#include <math.h>
#include "DFRobot_LCD.h"

const int slaveSelectPinDA = 10;
const int slaveSelectPinAD = 9;
const int RESET = 8;
const int Ochrana2 = 7;
const int Ochrana1 = 6;

int R0 = 0;
int deltaR = 0;
unsigned int AD = 0;
unsigned int G1 = 0;
unsigned int G2 = 0;

DFRobot_LCD lcd(16,2); //16 characters and 2 lines of show

void setup() {
    // initialize
    lcd.init();

    // set the slaveSelectPin as an output:
    pinMode(slaveSelectPinAD, OUTPUT);
    pinMode(slaveSelectPinDA, OUTPUT);
    digitalWrite(slaveSelectPinAD, HIGH);
    digitalWrite(slaveSelectPinDA, HIGH);
    //set Ochrana1 and Ochrana2 as an input:
    pinMode(Ochrana1, INPUT);
    pinMode(Ochrana2, INPUT);
    //set RESET as an OUTPUT
    pinMode(RESET, OUTPUT);
    digitalWrite(RESET, HIGH);
    // initialize SPI:
    //SPI.begin();
    SPI.begin();
    delay(1000);
}

void loop()
{
    G1=set_G1();
    G2=set_G2();
    setDA_A(G1);
    setDA_B(G2);
    delay(500);
    R0 = R_value(G1, G2);

    lcd.setCursor(0, 0);
    lcd.print("Mereni zmeny R");
    lcd.print(" ");
}
```

```

        while(1);
        {
            delay(500);
            deltaR = R_value(G1, G2) - R0;
            lcd.setCursor(2, 1);
            lcd.print(deltaR, DEC);
            lcd.print("          ");
        }
    }

int R_value(unsigned int G1, unsigned int G2)
{
    int Vc1 = 0;
    int Vc2 = 0;
    int Aug1 = 0;
    int Aug2 = 0;
    int deltaU = 0;

    unsigned int AD = AD_value;

    Vc1 = -0,2*(G1/65535)*5-0,414;
    Vc2 = -0,2*(G2/65535)*5-0,414;

    Aug1 = pow(10, -40*(Vc1+1)/20);
    Aug2 = pow(10, -40*(Vc2+1)/20);

    deltaU = AD - 2147483648;

    int R = ((-Aug1-Aug2)*1,5*1000000)/((deltaU/5968)-Aug1*1,5);

    return(R);
}

unsigned int AD_value(void)
{
    digitalWrite(slaveSelectPinAD, LOW);
    delay(10);
    SPI.transfer(0);
    int x = SPI.transfer(0);
    int y = SPI.transfer(0);
    unsigned int AD = (x << 8) + y;
    delay(10);
    digitalWrite(slaveSelectPinAD, HIGH);
    return(AD);
}

unsigned int set_G1(void)
{
    unsigned int G1=0;
    for(int n = 16; n>0; n--)
    {
        G1=G1+(1<<(n-1));
        setDA_A(G1);
        delay(100);
    }
}

```

```

        digitalWrite(RESET, LOW);
        delay(100);
        digitalWrite(RESET, HIGH);
        delay(100);
        if(digitalRead(Ochrana1))
        {
            G1=G1-(1<<(n-1));
        }
    }
    return(G1);
}

unsigned int set_G2(void)
{
    unsigned int G2=0;
    for(int n = 16; n>0; n--)
    {
        G2=G2+(1<<(n-1));
        setDA_B(G2);
        delay(10);
        if(!digitalRead(Ochrana2))
        {
            G2=G2-(1<<(n-1));
        }
    }
    return(G2);
}

void setDA_A(unsigned int value) {
    // take the SS pin low to select the chip:
    digitalWrite(slaveSelectPinDA, LOW);
    int y = value;
    int x = value >> 8;
    delay(100);
    // send in the address and value via SPI:
    SPI.transfer(49);
    SPI.transfer(x);
    SPI.transfer(y);
    delay(100);
    // take the SS pin high to de-select the chip:
    digitalWrite(slaveSelectPinDA, HIGH);
}

void setDA_B(unsigned int value) {
    // take the SS pin low to select the chip:
    digitalWrite(slaveSelectPinDA, LOW);
    int y = value;
    int x = value >> 8;
    delay(100);
    // send in the address and value via SPI:
    SPI.transfer(56);
    SPI.transfer(x);
    SPI.transfer(y);
    delay(100);
    // take the SS pin high to de-select the chip:
    digitalWrite(slaveSelectPinDA, HIGH);
}

```